

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 03 月 03 日
Application Date

申請案號：092104450
Application No.

申請人：瀚宇彩晶股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 8 月 15 日
Issue Date

發文字號：09220825190
Serial No.

發明專利說明書

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※申請案號：_____ ※IPC分類：_____

※申請日期：_____

壹、發明名稱

(中文) 液晶顯示器畫素

(英文) Pixel Structure of Liquid Crystal Cell

貳、發明人 (共 2 人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 楊界雄

(英文) YANG, Kei-Hsiung

住居所地址：(中文) 桃園縣楊梅鎮三民路二段 94 巷 1 號 12 樓

(英文) 12F, No. 1, Lane 94, Sec. 2, Shan Ming Rd., Taoyuan Hsien

國籍：(中文) 中華民國

(英文) R.O.C.

參、申請人 (共 1 人)

申請人 1 (如發明人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 瀚宇彩晶股份有限公司

(英文) HannStar Display Corporation

住居所或營業所地址：(中文) 台北市民生東路三段 115 號 5 樓

(英文) 5F, No. 115, Sec. 3, Min Shang E. Rd.,
Taipei City, TAIWAN, R.O.C.

國籍：(中文) 中華民國

(英文) R.O.C.

代表人：(中文) 焦 佑 麒

(英文) CHIAO, Yu-Chi

☒ 續發明人或申請人續頁 (發明人或申請人欄位不敷使用時，請註記並使用續頁)

發明人 2

姓名：(中文) 施博盛

(英文) SHIH, Po-Sheng

住居所地址：(中文) 新竹市經國路二段 495 號

(英文) No. 495, Sec. 2, Ching Kuo Rd., Hsinchu City

國籍：(中文) 中華民國

(英文) R.O.C.

肆、中文發明摘要

本發明於液晶顯示器之畫素中另行佈建一電極，此電極由共通電極控制，當進行液晶顯示器之操作時，首先會施加一電場於此電極處，將位於電極處之液晶分子從斜展狀態轉換成彎曲狀態，接著再行施加電場於畫素電極上，而使得整個畫素電極內之液晶分子成為彎曲狀態。

伍、英文發明摘要

The present invention builds another electrode controlled by the common electrode in each pixel cell. First, a voltage is applied to the electrode when operating. This voltage may transfer the liquid crystal from splay to bend state. Next, a voltage is applied to the pixel electrode to transfer the whole liquid crystal located in the pixel electrode region from splay state to bend state.

陸、(一)、本案指定代表圖為：第 3A 圖

(二)、本代表圖之元件代表符號簡單說明：

502 掃瞄線

504 影像資料線

506 切換電晶體

506a 閘極

506b 與 506c 源極/汲極

508 畫素電極

510 共通電極線

512 金屬電極

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

捌、聲明事項

☐ 本案係符合專利法第二十條第一項 ☐ 第一款但書或 ☐ 第二款但書規定之期間，其日期為：_____

☐ 本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

1. _____

2. _____

3. _____

☐ 主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

1. _____

2. _____

3. _____

4. _____

5. _____

6. _____

7. _____

8. _____

9. _____

10. _____

☐ 主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. _____

2. _____

3. _____

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. _____

2. _____

3. _____

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. _____

2. _____

3. _____

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明

發明所屬之技術領域：

本發明係關於一種液晶顯示器畫素電極結構，特別是與一種具高速應答（response）之畫素電極結構有關。

先前技術：

扭轉向列型液晶胞（twisted nematic cells, TN cells）目前被廣泛的應用在彩色薄膜電晶體液晶顯示器（thin film transistor liquid crystal display, TFT LCD）元件中。然而，傳統之扭轉向列型液晶胞所形成薄膜電晶體液晶顯示器具之視角很小，因此當以斜方向之角度觀看此液晶顯示器時，常常會造成所看之螢幕對比下降，甚至於所視之影像反轉。因此為了解決視角狹小之問題，數種方法曾被提出來製造具寬視角之螢幕。其中之一為配向區分方法，形成兩種或兩種以上不同方向之配向層於每一個液晶顯示器之畫素電極上。

然而上述方法會牽涉到複雜之製程步驟，例如，上述之配向區分方法中，要求兩摩擦（rubbing）製程步驟來進行配向，而要將畫素電極區分成兩部分更會牽涉到複數個光罩製程步驟，反增添製程之困難性。最近幾年，一種光學補償彎曲（optically compensate bend, OCB）液晶胞被提

出來用以取代傳統之扭轉向列型液晶胞來形成液晶顯示器，其係利用液晶胞本身具有之光學補償功能，來補償本身之雙折射（birefringence）達成廣視角之目的，且不需進行多種不同方向之配向製程。

光學補償彎曲模式（OCB mode）之液晶顯示器之透視概略圖如第一 A 圖所示，一具斜展（splay）式配向之液晶材料 104 被封裝在上玻璃基板 100 與下玻璃基板 102 之間，兩極化板（polarizing plat）106 與 108 分別位在上、下玻璃基板 100 與 102 之外側。而第一 B 圖所示為施加一電壓在上、下玻璃基板 100 與 102 之間，會造成原具斜展式配向之液晶材料 104 成為具彎曲（bend）式配向之液晶材料 110。由於彎曲（bend）式配向之液晶材料 110，其上下部分之液晶分子係對稱於 AA' 軸，當有光線穿越此液晶分子時，液晶分子彼此間之相位差異會自動補償，而光學補償彎曲模式之液晶顯示器即是利用這種對稱之特性來補償其視角。

然而，對於一個光學補償彎曲模式之液晶顯示器而言，在無外加電場之情況下，其液晶分子係呈現斜展之模式，於外加高壓狀態下時，其液晶分子才會呈現出彎曲模式。因此當要正常操作光學補償彎曲模式之液晶顯示器時，在操作起始時，需要將原本之斜展模式利用外加高壓轉移成彎曲模式，然而此項步驟往往需耗費許多時間，未能達到快速應答之目的。

第二 A 圖所示為一薄膜電晶體液晶顯示器畫素電極之平面圖，其中切換電晶體 306 之閘極 306a 與掃描線 302 相接，而切換電晶體 306 之汲極 306b 與畫素電極 308 相接，另一源極 306c 連接影像資料線 304，同時使用一共通電極線 310，作為畫素電極 308 之共通電極。一般而言，用於液晶顯示器陣列中之切換電晶體 306 通常為沈積於透明基板(例如玻璃)上的薄膜電晶體 (thin-film transistor, TFT)。對一條所選定的影像資料線 304 而言，位於該影像資料線 304 上之所有切換電晶體 306 其源極或汲極電極，皆會經由該影像資料線 304 接收資料訊號。當掃描線 302 之切換電晶體 306 被掃描訊號選定時，此切換電晶體 306 上的影像訊號，可切換畫素電極 308 以形成一畫面於矩陣顯示器上。

第二 B 圖所示為從第二 A 圖 BB' 之剖面結構示意圖，其中液晶分子 326 填充於上、下透明基板 320 與 322 之間，而上透明基板 320 具有一導電電極 324。傳統上解決用來斜展式液晶分子切換成彎曲狀態液晶分子之方法如下所述，請同時參閱第二 A 圖與第二 B 圖，其係將位於畫素電極 308 上之液晶分子 328 配向成斜展狀態，而將畫素電極 308 以外之液晶分子 326 配向成彎曲狀態。當進行光學補償彎曲模式之液晶顯示器之操作時，藉由於導電電極 324 與畫素電極 308 間施加一高電壓，此時位於畫素電極 308 以外以彎曲狀態配向之之液晶分子 326，會將位

於畫素電極 308 內以斜展狀態配向之液晶分子 328 依彎曲狀態進行配向，而使得整個畫素電極 308 內之液晶分子成為彎曲狀態。然而，這種斜展到彎曲之切換方式，容易因部分畫素電極 308 內之液晶分子切換不完全，反而造成顯示影像品質差。此外需使用兩種不同之配向方向，反增添製程之困難。且對於彎曲式之配向通常會要求一高斜傾角，但此高斜傾角會隨著時間之經過而慢慢消失。因此，雖然上述之方法可達成廣視角之特性，但是兩種液晶狀態之製程方法卻不容易達成。

而另一種方式，係將畫素電極內外之液晶分子 330 均配向成斜展模式，如第二 C 圖所示，當欲進行光學補償彎曲模式之液晶顯示器之操作前，會要求一固定之週期時間，藉由於導電電極 324 與畫素電極 308 間施加一高電壓，將斜展式配向之液晶分子 330 轉換成彎曲狀態，此固定週期，通常需耗費數秒，而在關機後此液晶分子 330 又會轉換成斜展狀態。然而，在此模式下，由於有部分之液晶分子 330 並未施加到電壓，如位於影像資料線 304 與畫素電極 308 中之部分液晶分子，其狀態仍在斜展狀態下，如此會造成一液晶螢幕具有兩種液晶分子狀態，斜展狀態與彎曲狀態。且另一方面，即使剛開始操作時斜展到彎曲之切換完全，但在其後之操作過程中，光學補償彎曲模式之液晶胞也可能會因為某些特定之原因，而使得液晶分子又回到斜展狀態，此時，液晶顯示將會不正常，必須從新

開機才可再次讓轉移到斜展狀態之液晶分子，再次轉移成彎曲式。另一方面，由於現今之電腦常有省電裝置，亦即在不使用時，電腦螢幕會進行關閉，一旦若使用上述之光學補償彎曲模式之液晶顯示器時，由於其在開機前會要求一固定之週期時間進行液晶分子排列之轉換，將無法達成即時開機之情形。

發明內容：

鑑於上述之發明背景所述，傳統的光學補償彎曲模式之液晶顯示器，由於在操作時需將斜展式（splay）配向之液晶分子轉換成彎曲式（bend），因此其操作過程往往牽涉到兩種不同之液晶分子配向，傳統之轉換方法，有利用將位於畫素電極上之液晶分子配向成斜展式，而將畫素電極以外之液晶分子配向成彎曲式，藉由於導電電極與畫素電極間施加一高電壓將畫素電極內之液晶分子轉換成彎曲式，然上述之方法，由於要求兩種不同之液晶分子配向，反造成製程上之困擾。另一種方法，係將畫素電極內外之液晶分子均配向成斜展模式，雖製程上具有其方便性，然而，本方法在進行操作前，會要求一固定之時間週期，於導電電極與畫素電極間施加一高電壓，來將斜展式配向之液晶分子轉換成彎曲式，換句話說，此方法不能達到即時應答，且部分之液晶分子在轉換過程中並未施加到

電壓，亦會影像品質。因此實需一種具低成本，簡單製作和具廣視角和高對比特性之改良之畫素電極配向結構與操作方法，如此之光學補償彎曲模式液晶將可被應用在大螢幕之顯示器上。

本發明的主要目的為提供一種畫素電極結構，使用此畫素電極結構之液晶顯示器可具廣視角且影像品質優良。

本發明的另一目的為提供一種僅使用單一配向方向，但在操作前並不要求一固定週期進行轉換之光學補償彎曲模式液晶胞。

本發明的又一目的為提供一種液晶顯示器之驅動方法，利用此方法可於短時間將液晶分子從斜展（splay）狀態下轉換成彎曲（bend）狀態。

本發明的又一目的為提供一種可快速顯像，又具廣視角且製程並不複雜之液晶顯示螢幕。

本發明中畫素結構與傳統畫素最大不同處在於，於畫素電極區域中另行佈建一金屬電極，此金屬電極由共通電極控制，而每個液晶胞內之液晶分子，不論係位於畫素電極區域內外之液晶分子均配向成斜展狀態，當進行液晶顯示器之顯像操作時，首先會施加一電場於電極處，將位於電極處之液晶分子從斜展狀態轉換成彎曲狀態，接著再行施加電場於畫素電極上，此時位於電極處以彎曲狀態配向之之液晶分子，會將位於畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向，而使得整個畫素電極內之液

晶分子成為彎曲狀態。另一方面，本發明電極之佈建處可位於畫素電極之周圍，或是位於畫素電極之中央，藉由共通電極進行控制，先將本處之液晶分子轉換成彎曲狀態。由於本發明之液晶分子並不要求具兩種配向狀態，因此製程複雜度可大為降低且本發明之方法在進行操作前，並不要求一長時間週期，來將斜展狀態下之液晶分子轉換成彎曲狀態，因此，本發明之方法能達到即時應答，且能讓全部之液晶分子均完成轉換，而具有良好之影像品質。

另一方面，本發明亦提供一驅動電路之設計，其係用來驅動本發明之金屬電極。本發明之電路設計係利用一反相器，將輸入一電晶體源極/汲極之圖場訊號反相，以作為控制共通電極之用，而此電晶體係由掃描信號來進行控制，因此此電晶體之開啟，與液晶顯示器矩陣陣列中之切換電晶體為同步。換句話說，若動作順序為金屬電極先行進行升壓，再輸入畫素電極電壓，此時此電路之設計，係讓此電晶體由掃描信號開啟，並將輸入之圖場訊號反相，而此反相訊號係用以供應與前一級之畫素電極所使用。

實施方式：

在不限制本發明之精神及應用範圍之下，以下即以一實施例，介紹本發明之實施；熟悉此領域技藝者，在瞭解本發明之精神後，當可應用本發明之光學補償彎曲模式液

晶胞與其操作方法於多種不同的液晶顯示器上，藉由本發明之液晶胞結構與其操作方法，可在不增加製程之困難度下，提升液晶之顯示品質，且本發明之方法在進行操作前，並不要求一固定之時間週期，來將斜展（splay）狀態下之液晶分子轉換成彎曲（bend）狀態，因此，本發明之方法能達到即時應答，且能讓全部之液晶分子均完成轉換，而具有良好之影像品質，以下所述之數個實施例僅為單純之介紹例，本發明之應用當不僅限於以下所述之數個實施例。

本發明於畫素電極區域中另行佈建一電極，此電極由共通電極控制，而每個液晶胞內之液晶分子，不論係位於畫素電極區域內外之液晶分子均配向成斜展狀態，當進行液晶顯示器之操作時，首先會施加一電場於電極處，將位於電極處之液晶分子從斜展狀態轉換成彎曲狀態，接著再行施加電場於畫素電極上，此時位於電極處以彎曲狀態配向之之液晶分子，會將位於畫素電極區域內以斜展狀態配向之液晶分子依彎曲狀態進行配向，而使得整個畫素電極區域內之液晶分子成為彎曲狀態。

實施例一：

請參閱第三 A 圖所示為本發明第一實施例畫素區域之上視圖，其中切換電晶體 506 之矽島（silicon island）506a 與掃描線 502 相接，當切換電晶體 506 被掃描訊號選

定時，此掃描信號會導通此切換電晶體 506，因此影像資料線 504 上的影像訊號會經由此切換電晶體 506 傳送相接，而切換電晶體 506 之汲極 506b 與畫素電極 508 相接，另一源極 506c 連接影像資料線 504，同時一共通電極線 510，作為畫素電極 508 之共通電極，本發明於畫素電極區域之周圍另行佈建一金屬電極 512，此金屬電極 512 係由共通電極線 510 所控制。

一般而言，如第三 A 圖所示之畫素結構，對一條所選定的影像資料線 504 而言，切換電晶體 506 之源極 506c 或汲極電極 506b 會經由該影像資料線 504 接收資料訊號。因此，當切換電晶體 506 被掃描訊號選定時，此掃描信號會導通此切換電晶體 506，因此影像資料線 504 上的影像訊號會經由此切換電晶體 506 傳送至畫素電極 508，來對此畫素電極 508 進行切換，而形成一畫面於矩陣顯示器上。

請參閱第三 B 圖所示為本發明第一實施例畫素區域之側視圖，其係由第三 A 圖之 AA' 線之剖面結構示意圖。一下基板 514 和一上基板 516，以一相隔距離面對面放置，其中此下基板 514 和上基板 516 較佳的是以一透明絕緣材料所形成，一具複數液晶分子之液晶層 518 填充於下基板 514 和上基板 516 間，其中此複數液晶分子係配向成斜展狀態。下基板之上方依序具有影像資料線 504 和本發明之金屬電極 512 並以絕緣層 530 互相隔離，而一畫素電

極 508 形成於下基板之內表面，此畫素電極 508 和影像資料線 504 以另一絕緣層 532 加以隔離，一導電電極 520 形成於上基板 516 之內表面，此畫素電極 508 和導電電極 520 均以透明之導電材料所形成，如氧化銦錫（ITO）薄膜或 IZO 所形成。此外，於上、下基板 516 與 514 之導電電極 520 和畫素電極 508 之上表面上均具有一配向膜（圖中未展示出）。其中此配向膜上之預傾角度僅約為 5 度，以用以形成斜展狀態之配向。

當進行液晶顯示器之操作時，首先會將位於金屬電極 512 處之液晶分子從斜展狀態轉換成彎曲狀態，請參閱第三 C 圖所示為本發明第一實施例畫素電極之側視圖，其中所示之部分液晶分子已從斜展狀態轉換成彎曲狀態，亦即一電壓差被施加於共通電極 510 與上基板 516 之導電電極 520 之間，使得由此共通電極 510 所控制之金屬電極 512 與導電電極 520 之間具電壓差，因此金屬電極 512 與上基板 516 間之液晶分子，會因電壓之作用，從原本之斜展狀態轉換成彎曲狀態。如第三 C 圖所示之側視圖，其中畫素電極 508 被分隔成兩部分 508a 與 508b，中間以一具彎曲狀態之液晶分子 518a 加以隔離，值得注意的是，此部分之液晶分子具有阻隔作用，因為即使在畫素電極與上基板 516 之導電電極 520 之間之電壓差被建立後，金屬電極 512 與導電電極 520 之間之電壓差仍繼續存在，因此，可確保此部分之液晶分子仍為彎曲狀態，所以即使畫素電極 508

外側具有斜展狀態之液晶分子，可藉由此部分之阻隔而不會干擾到畫素電極 508 內側之液晶分子。而當液晶顯示器被關閉時，此時施加於共通電極 510 上之電壓會被移除，使得位於共通電極 510 和金屬電極 512 上之液晶分子會再度回到斜展狀態。

請再次參閱第三 A 圖所示之畫素平面結構，如圖中所示之金屬電極 512 與共通電極 510 處之液晶分子均已從原本之斜展狀態轉換成彎曲狀態，換句話說，在畫素電極 508 未被施加電壓時，畫素電極 508 周圍之液晶分子，亦即位於金屬電極 512 與共通電極 510 處之液晶分子已先被轉換成彎曲狀態。

接著當切換電晶體 506 被掃描線 502 上之掃描訊號選定時，此掃描信號會導通此切換電晶體 506，因此影像資料線 504 上的影像訊號會經由此切換電晶體 506 傳送至畫素電極 508，換句話說一電壓差會被建立在畫素電極 508 與上基板 516 之導電電極 520 之間，此時位於金屬電極 512 處以彎曲狀態配向之之液晶分子 518a，會將位於畫素電極區域內以斜展狀態配向之液晶分子依彎曲狀態進行配向，而使得整個畫素電極區域內之液晶分子成為彎曲狀態。且畫素電極之結構，於金屬電極部分均會與畫素電極產生部分之重疊，因此，此部分類似電容之作用會提升畫素電極之切換速度。

實施例二：

請參閱第四 A 圖所示為本發明第二實施例畫素區域之上視圖，其中切換電晶體 706 之矽島 (silicon island) 706a 與掃描線 702 相接，當切換電晶體 706 被掃描訊號選定時，此掃描信號會導通此切換電晶體 706，因此影像資料線 704 上的影像訊號會經由此切換電晶體 706 傳送相接，而切換電晶體 706 之汲極 706b 與畫素電極 708 相接，另一源極 706c 連接影像資料線 704，同時一共通電極線 710，作為畫素電極 708 之共通電極，本發明之第二實施例，係將畫素電極之四周圍佈建一金屬電極 712，而此金屬電極 712 係由共通電極線 710 所控制。

請參閱第四 B 圖所示為本發明第二實施例畫素區域之側視圖，其係由第四 A 圖之 AA' 之結構剖面示意圖。以透明絕緣材料所形成之下基板 714 和一上基板 716，以一相隔距離面對面放置，一具複數液晶分子之液晶層 718 填充於下基板 714 和上基板 716 間，其中此複數液晶分子係配向成斜展狀態。下基板之上方依序具有影像資料線 704 和本發明之金屬電極 712 並以絕緣層 730 互相隔離，一畫素電極 708 形成於下基板之內表面與影像資料線 704 以另一絕緣層 732 相互隔離。一導電電極 720 形成於上基板 716 之內表面，此畫素電極 708 和導電電極 720 均以透明之導電材料所形成，如氧化銦錫 (ITO) 或 IZO 薄膜所形成。

此外，於上、下基板 716 與 714 之導電電極 720 和畫素電極 708 之上表面上均具有一配向膜（圖中未展示出）。其中此配向膜上之預傾角度僅約為 5 度，以用以形成斜展狀態之配向。

當進行液晶顯示器之操作時，首先會將位於金屬電極 712 處之液晶分子從斜展狀態轉換成彎曲狀態，請參閱第四 C 圖所示為本發明第二實施例畫素電極之側視圖，其中位於金屬電極 712 上之液晶分子 718a 已從斜展狀態轉換成彎曲狀態，亦即一電壓差被施加於共通電極 710 與上基板 716 之導電電極 720 之間，使得位由此共通電極 710 所控制之金屬電極 712 與導電電極 720 之間具電壓差，因此金屬電極 712 和共通電極 710 與上基板 716 間之液晶分子，會因電壓之作用，從原本之斜展狀態轉換成彎曲狀態，如第四 C 圖所示之側視圖。

由於位於畫素電極 708 內外之液晶分子係藉由此具彎曲狀態之液晶分子 718a 加以隔離，且金屬電極 712 和共通電極 710 與導電電極 720 之間之電壓差，在畫素電極 708 與導電電極 720 之間之電壓差被建立後仍繼續存在，因此即使畫素電極區域 708 外側仍具有斜展狀態之液晶分子，但可藉由此部分之阻隔而不會干擾到畫素電極區域 708 內側之液晶分子。而當液晶顯示器被關閉時，此時施加於共通電極 710 上之電壓會被移除，使得為於共通電極 710 和金屬電極 712 上之液晶分子會再度回到斜展狀態。

接著當切換電晶體 706 被掃描線 702 上之掃描訊號選定時，此掃描信號會導通此切換電晶體 706，因此影像資料線 704 上的影像訊號會經由此切換電晶體 706 傳送至畫素電極 708，換句話說一電壓差會被建立在畫素電極 708 與上基板 716 之導電電極 720 之間，此時位於金屬電極 712 處以彎曲狀態配向之之液晶分子 718a，會將位於畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向，而使得整個畫素電極內之液晶分子成為彎曲狀態。且畫素電極之結構，於金屬電極部分均會與畫素電極產生部分之重疊，因此，此部分類似電容之作用會提升畫素電極之切換速度。

實施例三

請參閱第五 A 圖所示為本發明第三實施例畫素區域之上視圖，其中切換電晶體 806 之矽島 (silicon island) 806a 與掃描線 802 相接，切換電晶體 806 之汲極 806b 與畫素電極 808 相接，另一源極 806c 連接影像資料線 804，同時一共通電極線 810，作為畫素電極 808 之共通電極，本發明之第三實施例，其金屬電極 812 與共通電極 810 間係成 "H" 狀，而此金屬電極 812 係由共通電極線 810 所控制。

請參閱第五 B 圖所示為本發明第三實施例畫素電極

之側視圖，其係由第五 A 圖之 AA' 線之結構剖面示意圖。以透明絕緣材料所形成之下基板 814 和一上基板 816，以一相隔距離面對面放置，一具複數液晶分子之液晶層 818 填充於下基板 814 和上基板 816 間，其液晶分子均是以斜展狀態進行配向。下基板之上方依序具有影像資料線 804 和本發明之金屬電極 812 並以絕緣層 830 互相隔離，而一畫素電極 808 形成於下基板之內表面與影像資料線 804 以另一絕緣層 832 互相隔離。一導電電極 820 形成於上基板 816 之內表面，此畫素電極 808 和導電電極 820 均以透明之導電材料所形成，如氧化銦錫 (ITO) 薄膜或 IZO 所形成。此外，於上、下基板 816 與 814 之導電電極 820 和畫素電極 808 之上表面上均具有一配向膜(圖中未展示出)。其中此配向膜上之預傾角度僅約為 5 度，以用以形成斜展狀態之配向。

當進行液晶顯示器之操作時，首先會將位於金屬電極 812 與共通電極 810 處之液晶分子從斜展狀態轉換成彎曲狀態，如第五 C 圖所示，亦即一電壓差被施加於共通電極 810 與上基板 816 之導電電極 820 之間，使得位由此共通電極 810 所控制之金屬電極 812 與導電電極 820 之間具電壓差，位於金屬電極 812 與共通電極 810 處上之液晶分子 818a 已從斜展狀態轉換成彎曲狀態。

由於位於畫素電極 808 內外之液晶分子係藉由此具彎曲狀態之液晶分子 818a 加以隔離，且金屬電極 812 和

共通電極 810 與導電電極 820 之間之電壓差，在畫素電極 808 與導電電極 820 之間之電壓差被建立後仍繼續存在，因此即使畫素電極 808 外側仍具有斜展狀態之液晶分子，但可藉由此部分之阻隔而不會干擾到畫素電極 808 內側之液晶分子。而當液晶顯示器被關閉時，此時施加於共通電極 810 上之電壓會被移除，使得為於共通電極 810 和金屬電極 812 上之液晶分子會再度回到斜展狀態。

接著當切換電晶體 806 被掃描線 802 上之掃描訊號選定時，此掃描信號會導通此切換電晶體 806，因此影像資料線 804 上的影像訊號會經由此切換電晶體 806 傳送至畫素電極 808，換句話說一電壓差會被建立在畫素電極與上基板 816 之導電電極 820 之間，此時位於金屬電極 812 處以彎曲狀態配向之之液晶分子 818a，會將位於畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向，而使得整個畫素電極內之液晶分子成為彎曲狀態。且畫素電極之結構，於金屬電極部分均會與畫素電極產生部分之重疊，因此，此部分類似電容之作用會提升畫素電極之切換速度。

實施例四：

請參閱第六 A 圖所示為本發明第四實施例畫素區域之上視圖，其中切換電晶體 906 之矽島 (silicon island)

906a 與掃瞄線 902 相接，切換電晶體 906 之汲極 906b 與畫素電極 908 相接，另一源極 906c 連接影像資料線 904，同時一共通電極線 910，作為畫素電極 908 之共通電極，本發明之第四實施例，其金屬電極 912 與共通電極 910 間係成”十”字狀，而此金屬電極 912 係由共通電極線 910 所控制。

請參閱第六 B 圖所示為本發明第四實施例畫素電極之側視圖，其係由第六 A 圖之 AA' 線之結構剖面示意圖。由透明絕緣材料所形成之下基板 914 和一上基板 916，以一相隔距離面對面放置，一具複數液晶分子之液晶層 918 填充於下基板 914 和上基板 916 間，其液晶分子均是為斜展狀態進行配向。下基板之上方具有本發明之金屬電極 912 並以絕緣層互相隔離，而一畫素電極 908 形成於下基板之內表面，一導電電極 920 形成於上基板 916 之內表面，此畫素電極 908 和導電電極 920 均以透明之導電材料所形成，如氧化銦錫（ITO）薄膜或 IZO 所形成。此外，於上、下基板 916 與 914 之導電電極 920 和畫素電極 908 之上表面上均具有一配向膜（圖中未展示出）。其中此配向膜上之預傾角度僅約為 5 度，以用以形成斜展狀態之配向。

當進行液晶顯示器之操作時，首先會將位於金屬電極 912 與共通電極 910 處之液晶分子從斜展狀態轉換成彎曲狀態，如第六 C 圖所示，亦即一電壓差被施加於共通電

極 910 與上基板 916 之導電電極 920 之間，使得共通電極 910、金屬電極 912 與導電電極 920 之間具電壓差，位於金屬電極 912 與共通電極 910 處上之液晶分子 918a 已從斜展狀態轉換成彎曲狀態。

接著如第六 A 圖所示，當切換電晶體 906 被掃描線 902 上之掃描訊號選定時，此掃描信號會導通此切換電晶體 906，因此影像資料線 904 上的影像訊號會經由此切換電晶體 906 傳送至畫素電極 908，換句話說一電壓差會被建立在畫素電極與上基板 916 之導電電極 920 之間，此時位於金屬電極 912 處以彎曲狀態配向之之液晶分子 918a，會將位於畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向，而使得整個畫素電極內之液晶分子成為彎曲狀態。且畫素電極之結構，於金屬電極部分均會與畫素電極產生部分之重疊，因此，此部分類似電容之作用會提升畫素電極之切換速度。

綜合上述之實施例可知，本發明中畫素結構與傳統畫素最大不同處在於，於畫素電極區域中另行佈建一金屬電極，此金屬電極由共通電極控制，而每個液晶胞內之液晶分子，不論係位於畫素電極區域內外之液晶分子均配向成斜展狀態，當進行液晶顯示器之操作時，首先會施加一電場於電極處，將位於金屬電極處之液晶分子從斜展狀態轉換成彎曲狀態，接著再行施加電場於畫素電極上，此時位於金屬電極處以彎曲狀態配向之之液晶分子，會將位於

畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向，而使得整個畫素電極內之液晶分子成為彎曲狀態。且本發明金屬電極之佈建處可位於畫素電極之周圍，或是位於畫素電極之中央，藉由共通電極進行控制，於開機前先將本處之液晶分子轉換成彎曲狀態。由於本發明之液晶分子並不要求具兩種配向狀態，因此製程複雜度可大為降低且本發明之方法在進行操作前，並不要求一長時間週期，來將斜展狀態下之液晶分子轉換成彎曲狀態，因此，本發明之方法能達到即時應答，且能讓全部之液晶分子均完成轉換，而具有良好之影像品質。

以本發明之畫素電極結構第一實施例為例，從負週期到正週期當驅動畫素電極結構時，其所施加之電壓波形圖如第七 A 圖所示，同時亦請參閱第三 A 至第三 C 圖，然值得注意的是，所施加之電壓波形亦可用於本發明畫素電極結構中之任一實施例。當要進行本發明從負週期到正週期施加電壓至畫素電極時，一電壓信號 404 會先被施加至共通電極 510 上，使得電位由此共通電極 510 所控制之金屬電極 512 亦具電壓存在，藉以將位於共通電極 510 所控制之金屬電極 512 處之液晶分子從斜展狀態轉換成彎曲狀態。由於此時金屬電極 512 上具有電壓，而此金屬電極 512 與畫素電極 508a 和 508b 於區域 524、526 處具部分重疊，請參閱第三 B 圖與第三 C 圖所示，由於金屬電極 512

與畫素電極 508a 和 508b 均為導體，因此於區域 524 與 526 處會形成電容，亦即當金屬電極 512 被施加電壓後，會對於區域 524 與 526 處所形成之電容進行充電，而提升畫素電極之電壓。

當於時間 T_1 時，一掃描線 502 上之掃描訊號 402 選定切換電晶體 506，此時掃描信號 402 會將此切換電晶體 506 打開，接著位於影像資料線 504 上的畫素電位 406，即會經由此切換電晶體 506 傳送至畫素電極 508，換句話說一電壓會被施加在畫素電極 508 上，將畫素電極電壓提升，用以將位於畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向，由於區域 524 與 526 處之電容作用，使得畫素電極 508 上已經具有一電壓存在，因此畫素電極 508 上之電壓可更快速之建立，換句話說，畫素電極內以斜展狀態配向之液晶分子能更快速的轉換成彎曲狀態。

參閱第七 B 圖所示為從正週期到負週期驅動本發明第一實施例之畫素電極結構之電壓波形圖，同時亦請參閱第三 A 至第三 C 圖，然值得注意的是，所施加之電壓波形亦可用於本發明畫素電極結構中之任一實施例。當要從正週期到負週期施加電壓至本發明第一實施例之畫素電極時，首先施加至共通電極 510 上之電位信號 408 會從高電位切換至低電位，使得由此共通電極 510 所控制之金屬電極 512 上之電位信號亦成為低電位，而此金屬電極 512 與畫素電極 508a 和 508b 於區域 524、526 處具部分重疊，

如第三 B 圖與第三 C 圖所示，且由於金屬電極 512 與畫素電極 508a 和 508b 均為導體，因此於區域 524 與 526 處會形成電容。因此，當金屬電極 512 上之電位信號為低電位時，會使得畫素電極 508a 和 508b 上之畫素電位 410 於時間 T_2 時亦下降一定值，但因為切換電晶體 506 仍未被掃描訊號 412 所選定，亦即此時切換電晶體 506 仍就是關閉，因此畫素電極 508a 和 508b 上之畫素電位 410 會維持在一定值。接著於時間 T_3 時，當掃描線 502 上之掃描訊號 412 選定切換電晶體 506 後，切換電晶體 506 會被導通，釋放畫素電極 508a 和 508b 上之畫素電位 410，使得畫素電位 410 下降。

第八 A 圖與第八 B 圖為本發明所施加波形之第二實施例，其中第八 A 圖所示為從負週期到正週期對本發明第一實施例之畫素電極結構所施加之電壓波形圖，同時亦請參閱第三 A 至第三 C 圖，然值得注意的是，所施加之電壓波形亦可用於本發明畫素電極結構中之任一實施例。當要進行從負週期到正週期施加電壓至本發明之畫素電極前，首先，一掃描線 502 上之掃描訊號 602 選定切換電晶體 506，此時掃描信號 602 會將此切換電晶體 506 導通，接著位於影像資料線 504 上的畫素電位 606，即會經由此切換電晶體 506 傳送至畫素電極 508 上。接著，於時間 T_1 時，電壓信號 604 由低電位被切換至高電位，亦即共通電極 510 上之電位信號，此時係處於高電位，使得由此共

通電極 510 所控制之金屬電極 512 上亦為高電位，藉以將金屬電極 512 處之液晶分子從斜展狀態轉換成彎曲狀態。另一方面，因為此金屬電極 512 與畫素電極 508a 和 508b 於區域 524、526 處具部分重疊，如第三 B 圖與第三 C 圖所示，且由於金屬電極 512 與畫素電極 508a 和 508b 均為導體，因此於區域 524 與 526 處會形成電容，因此當共通電極 510 上之電壓信號 604 由低電位被切換至高電位後，亦即當金屬電極 512 被切換至高電位後，會對於區域 524 與 526 處所形成之電容進行充電，而將畫素電位 606 提升，使得位於畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向。

參閱第八 B 圖所示為從正週期到負週期驅動本發明畫素電極結構所施加之電壓波形圖之第二實施例，同時亦請參閱第三 A 至第三 C 圖，然值得注意的是，所施加之電壓波形亦可用於本發明畫素電極結構中之任一實施例。當要從正週期到負週期驅動本發明之畫素電極時，首先當掃描線 502 上之掃描訊號 612 選定切換電晶體 506 後，會導通切換電晶體 506，使得畫素電極 508 上之畫素電位 610 下降，但因為金屬電極 512 與畫素電極 508a 和 508b 於區域 524、526 處具部分重疊，如第三 B 圖與第三 C 圖所示，因此於區域 524 與 526 處會形成電容，由於電容之作用，畫素電極 508 上之畫素電位 610 會維持在一固定值，直至時間 T_2 時，當共通電極 510 上之一電壓信號

608 從高電位切換至低電位後，使得由此共通電極 510 所控制之金屬電極 512 亦為低電位時，會釋放區域 524 與 526 處電容所儲存之電荷，使得畫素電極 508 上之畫素電位 610 再次下降。

第九 A 圖與第九 B 圖為本發明所施加波形之第三實施例，其中第九 A 圖所示為從負週期到正週期對本發明第一實施例之畫素電極結構所施加之電壓波形圖，同時亦請參閱第三 A 至第三 C 圖，然值得注意的是，所施加之電壓波形亦可用於本發明畫素電極結構中之任一實施例。當要進行從負週期到正週期施加電壓至本發明之畫素電極前，首先於時間 T_1 時，一掃描線 502 上之掃描訊號 202 選定切換電晶體 506，此時掃描信號 202 會將此切換電晶體 506 導通，接著位於影像資料線 504 上的畫素電位 206，即會經由此切換電晶體 506 傳送至畫素電極 508 上，同時，電壓信號 204 會由低電位被切換至高電位，亦即共通電極 510 上之電位信號，此時係處於高電位，使得由此共通電極 510 所控制之金屬電極 512 上亦為高電位，藉以將金屬電極 512 處之液晶分子從斜展狀態轉換成彎曲狀態。另一方面，因為此金屬電極 512 與畫素電極 508a 和 508b 於區域 524、526 處具部分重疊，如第三 B 圖與第三 C 圖所示，且由於金屬電極 512 與畫素電極 508a 和 508b 均為導體，因此於區域 524 與 526 處會形成電容，因此當共通電極 510 上之電壓信號 204 由低電位被切換至高電位後，

亦即當金屬電極 512 被切換至高電位後，亦會對於區域 524 與 526 處所形成之電容進行充電，而將畫素電位 206 提升，使得位於畫素電極內以斜展狀態配向之液晶分子依彎曲狀態進行配向。

參閱第九 B 圖所示為從正週期到負週期驅動本發明畫素電極結構所施加之電壓波形圖之第三實施例，同時亦請參閱第三 A 至第三 C 圖，然值得注意的是，所施加之電壓波形亦可用於本發明畫素電極結構中之任一實施例。當要從正週期到負週期驅動本發明之畫素電極時，於時間 T_2 時，首先當掃描線 502 上之掃描訊號 212 選定切換電晶體 506 後，會導通切換電晶體 506，使得畫素電極 508 上之畫素電位 210 下降，同時，於本實施例中，共通電極 510 上之一電壓信號 208 亦從高電位切換至低電位後，使得由此共通電極 510 所控制之金屬電極 512 亦處於低電位，此時因為金屬電極 512 與畫素電極 508a 和 508b 於區域 524、526 處具部分重疊，如第三 B 圖與第三 C 圖所示，於區域 524 與 526 處會形成電容，此時儲存於區域 524 與 526 處電容之電荷會被釋放，而使得畫素電極 508 上之畫素電位 210 下降。

由於本發明四個實施例中，畫素電極之結構，於金屬電極部分均會與畫素電極產生部分之重疊，因此，此部分類似電容之作用會提升畫素電極之切換速度。

參閱第十圖所示，為將本發明之畫素電極結構應用

於一薄膜電晶體矩陣基板上之上視概略圖，圖中畫素電極之結構，可使用本發明上述任一實施例之畫素電極結構。各切換電晶體 14、16、18 和 19 之閘極分別與掃描線 82、84、86 和 88 相接，而切換電晶體 14、16、18 和 19 之一源極/汲極分別與畫素電極 24、26、28 和 29 相接，另一源極/汲極連接影像資料線 72，共通電極線 90、92、94 和 96，分別為畫素電極 24、26、28 和 29 之共通電極控制畫素電極上之金屬電極（圖中未展示出）。當掃描線 82 與影像資料線 72 交叉處之切換電晶體 14 被選定時，影像資料線 72 上之影像資料會經由切換電晶體 14，傳送至畫素電極 24，而對畫素電極 24 進行切換以形成一畫面於矩陣顯示器上。

第十一 A 圖所示為一驅動電路之設計，其係用來將如第七 A 圖與第七 B 圖之電壓波形施加至第十圖。值得注意的是，第十一 A 圖之驅動電路結構僅繪出用以驅動兩不同畫素電極之共通電極，然若用以驅動所有之畫素電極，可將本發明之驅動電路設計加以擴充使用達成，其中之驅動方法與驅動原理均與下述相同。本發明之驅動電路方法如下所述，請同時參閱第十圖與第十一 A 圖，根據本發明之驅動電路設計，其中輸出點 V_{com1} 之電壓訊號係用來驅動共通電極線 92，而輸出點 V_{com2} 之電壓訊號係用來驅動共通電極線 94。電晶體 30 之開啟係以掃描線 82 之電壓訊號加以控制，而電晶體 32 之開啟訊號係以掃描線 84

來加以控制。一反相器 34 位於電晶體 30 與輸出點 V_{com1} 之間，用以將從電晶體 30 輸入之信號反相，另一反相器 36 則位於電晶體 32 與輸出點 V_{com2} 之間，用以將輸出點 V_{com1} 之信號反相。

當進行操作時，假設一由兩圖場 38,40 (field) 所組成之圖框 (frame) 信號 V_{in} 從電晶體 30 之輸入端輸入，且其每一圖場時間為 1/60 秒 (sec)，當電晶體 30 接收到掃瞄線 82 之電壓訊號而開啟後，第一圖場之訊號 38 會經由電晶體 30 傳送至反相器 34 將訊號反相後，由輸出點 V_{com1} 輸出以驅動共通電極線 92，接著當掃瞄訊號掃瞄到掃瞄線 84 後會導通電晶體 32，此時經反相器 34 反相後之第一圖場訊號會經由電晶體 32 傳送至反相器 36 將接收訊號反相後，由輸出點 V_{com2} 輸出以驅動共通電極線 94，因此，本發明之驅動電路所產生之電壓波形，以畫素電極 26 為例，其係當共通電極線 92 先經由 V_{com1} 輸出之電壓訊號驅動後，掃瞄訊號才掃瞄到掃瞄線 84，此時畫素電極 26 上之切換電晶體 16 才由掃瞄線 84 上之電壓訊號開啟。因此，可形成如第七 A 圖所示之驅動波形，其中波形 404 即為輸出點 V_{com1} 之電壓訊號，而波形 402 為掃瞄線 84 之電壓訊號。

接著，當電晶體 30 再次接收到掃瞄線 82 之電壓訊號而開啟後，第二圖場之訊號 40 會經由電晶體 30 傳送至反相器 34 將訊號反相後，由輸出點 V_{com1} 輸出以驅動共通

電極線 92，接著當掃瞄訊號掃瞄到掃瞄線 84 後會導通電晶體 32，此時經反相器 34 反相後之第二圖場訊號 40 會經由電晶體 32 傳送至反相器 36 將接收訊號反相後，由輸出點 V_{com2} 輸出以驅動共通電極線 94。此時，以畫素電極 26 為例，當共通電極線 92 接收到 V_{com1} 輸出之電壓訊號而進行關閉後，掃瞄訊號才掃瞄到掃瞄線 84，此時畫素電極 26 上之切換電晶體 16 才由掃瞄線 84 上之電壓訊號開啟。因此，可形成如第七 B 圖所示之驅動波形，其中波形 408 即為輸出點 V_{com1} 之電壓訊號，而波形 412 為掃瞄線 84 之電壓訊號。

第十一 B 圖所示為第十一 A 圖之詳細驅動電路圖設計，其中反相器之操作如下所述，當電晶體 30 接收到掃瞄線 82 之電壓訊號而開啟後，第一圖場訊號 38 會傳送之經由電晶體 30 傳送至電晶體 42 與 44 之閘極，由於第一圖場之訊號 38 為一低電壓訊號，因此電晶體 42 與 44 不會被導通，而電晶體 46 之閘極與源極/汲極連接，並共同連接至一高電位，因此電晶體 46 會被導通，同時亦將電晶體 48 導通，因此輸出點 V_{com1} 之電壓訊號會為一高訊號。

相似的，當電晶體 30 再次接收到掃瞄線 82 之電壓訊號而開啟後，第二圖場訊號 40 會傳送之經由電晶體 30 傳送至電晶體 42 與 44 之閘極，由於第二圖場之訊號 40 為一高電壓訊號，因此電晶體 42 與 44 會被導通，而電晶體 42 之導通會造成電晶體 48 之閘極連接至低電位，因此

電晶體 48 會被關閉，此時輸出點 V_{com1} 係經由電晶體 44 連接至一低電壓訊號。

當要將如第八 A 圖與第八 B 圖之電壓波形施加至第十圖時，所使用之驅動電路結構亦如第十一 A 圖所示，請同時參閱第十圖與第十一 A 圖。其中最大之不同處在於，輸出點 V_{com1} 之電壓訊號係用來驅動共通電極線 92，而輸出點 V_{com2} 之電壓訊號係用來驅動共通電極線 94，但電晶體 30 之開啟係以掃瞄線 86 之電壓訊號加以控制，而電晶體 32 之開啟訊號係以掃瞄線 88 來加以控制。反相器 34 位於電晶體 30 與輸出點 V_{com1} 之間，用以將從電晶體 30 輸入之信號反相，另一反相器 36 則位於電晶體 32 與輸出點 V_{com2} 之間，用以將輸出點 V_{com1} 之信號反相。

當進行操作時，假設一由兩圖場 38,40 (field) 所組成之圖框 (frame) 信號 V_{in} 從電晶體 30 之輸入端輸入，且其每一圖場時間為 1/60 秒 (sec)，當電晶體 30 接收到掃瞄線 86 之電壓訊號而開啟後，第一圖場之訊號 38 會經由電晶體 30 傳送至反相器 34 將訊號反相後，由輸出點 V_{com1} 輸出以驅動共通電極線 92，接著當掃瞄訊號掃瞄到掃瞄線 88 後會導通電晶體 32，此時經反相器 34 反相後之第一圖場訊號會經由電晶體 32 傳送至反相器 36 將接收訊號反相後，由輸出點 V_{com2} 輸出以驅動共通電極線 94。因此，於本實施例中，以畫素電極 28 為例，其係當掃瞄訊號掃瞄到掃瞄線 86，畫素電極 28 上之切換電晶體 18 會經

由掃瞄線 86 上之電壓訊號開啟，接著共通電極線 94 先經由 V_{com2} 輸出之電壓訊號驅動。因此，可形成如第八 A 圖所示之驅動波形，其中波形 602 為掃瞄線 86 之電壓訊號，而波形 604 即為輸出點 V_{com2} 之電壓訊號。

接著，當電晶體 30 再次接收到掃瞄線 86 之電壓訊號而開啟後，第二圖場之訊號 40 會經由電晶體 30 傳送至反相器 34 將訊號反相後，由輸出點 V_{com1} 輸出以驅動共通電極線 92，接著當掃瞄訊號掃瞄到掃瞄線 88 後會導通電晶體 32，此時經反相器 34 反相後之第二圖場訊號 40 會經由電晶體 32 傳送至反相器 36 將接收訊號反相後，由輸出點 V_{com2} 輸出以驅動共通電極線 94。此時，以畫素電極 28 為例，當掃瞄訊號掃瞄到掃瞄線 86，此時畫素電極 28 上之切換電晶體 18 才由掃瞄線 86 上之電壓訊號開啟後，共通電極線 94 才接收到 V_{com2} 輸出之電壓訊號-而進行關閉後。因此，可形成如第八 B 圖所示之驅動波形，其中波形 608 即為輸出點 V_{com2} 之電壓訊號，而波形 612 為掃瞄線 86 之電壓訊號。

當要將如第九 A 圖與第九 B 圖之電壓波形施加至第十圖時，所使用之驅動電路結構亦如第十一 A 圖所示，請同時參閱第十圖與第十一 A 圖。其中最大之不同處在於，輸出點 V_{com1} 之電壓訊號係用來驅動共通電極線 92，而輸出點 V_{com2} 之電壓訊號係用來驅動共通電極線 94，但電晶體 30 之開啟係以掃瞄線 84 之電壓訊號加以控制，而電晶

體 32 之開啟訊號係以掃瞄線 86 來加以控制。反相器 34 位於電晶體 30 與輸出點 V_{com1} 之間，用以將從電晶體 30 輸入之信號反相，另一反相器 36 則位於電晶體 32 與輸出點 V_{com2} 之間，用以將輸出點 V_{com1} 之信號反相。

當進行操作時，假設一由兩圖場 38,40 (field) 所組成之圖框 (frame) 信號 V_{in} 從電晶體 30 之輸入端輸入，且其每一圖場時間為 1/60 秒 (sec)，當電晶體 30 接收到掃瞄線 84 之電壓訊號而開啟後，第一圖場之訊號 38 會經由電晶體 30 傳送至反相器 34 將訊號反相後，由輸出點 V_{com1} 輸出以驅動共通電極線 92，接著當掃瞄訊號掃瞄到掃瞄線 86 後會導通電晶體 32，此時經反相器 34 反相後之第一圖場訊號會經由電晶體 32 傳送至反相器 36 將接收訊號反相後，由輸出點 V_{com2} 輸出以驅動共通電極線 94。因此，於本實施例中，以畫素電極 26 為例，其係當掃瞄訊號掃瞄到掃瞄線 84，畫素電極 26 上之切換電晶體 16 會經由掃瞄線 84 上之電壓訊號開啟，同時共通電極線 92 經由 V_{com1} 輸出之電壓訊號驅動。因此，可形成如第九 A 圖所示之驅動波形，其中波形 202 為掃瞄線 84 之電壓訊號，而波形 204 即為輸出點 V_{com1} 之電壓訊號。

接著，當電晶體 30 再次接收到掃瞄線 84 之電壓訊號而開啟後，第二圖場之訊號 40 會經由電晶體 30 傳送至反相器 34 將訊號反相後，由輸出點 V_{com1} 輸出以驅動共通電極線 92，接著當掃瞄訊號掃瞄到掃瞄線 86 後會導通電

晶體 32，此時經反相器 34 反相後之第二圖場訊號 40 會經由電晶體 32 傳送至反相器 36 將接收訊號反相後，由輸出點 V_{com2} 輸出以驅動共通電極線 94。此時，以畫素電極 26 為例，當掃瞄訊號掃瞄到掃瞄線 84，此時畫素電極 26 上之切換電晶體 16 才由掃瞄線 84 上之電壓訊號開啟，同時共通電極線 92 接收到 V_{com1} 輸出之電壓訊號。因此，可形成如第九 B 圖所示之驅動波形，其中波形 208 即為輸出點 V_{com2} 之電壓訊號，而波形 212 為掃瞄線 84 之電壓訊號。

本發明以較佳之實施例說明如上，僅用於藉以幫助了解本發明之實施，非用以限定本發明之精神，而熟悉此領域技藝者於領悟本發明之精神後，在不脫離本發明之精神範圍內，當可作些許更動潤飾及等同之變化替換，其專利保護範圍當視後附之申請專利範圍及其等同領域而定。

圖式簡單說明：

參考下列的發明詳細說明，本發明的後續方向與優點可以很容易的被瞭解與被鑑賞，並配合後面的圖式加以說明，其中包含：

第一 A 圖顯示光學補償彎曲模式（OCB mode）之液晶顯示器之透視概略圖，其中液晶分子配向為斜展狀態；

第一 B 圖顯示光學補償彎曲模式之液晶顯示器之透

視概略圖，其中液晶分子為彎曲狀態；

第二 A 圖所示為一薄膜電晶體液晶顯示器畫素電極之平面圖；

第二 B 圖所示為從第二 A 圖 BB' 之液晶顯示器剖面結構示意圖，其中液晶分子配向部分為斜展狀態部分為彎曲狀態；

第二 C 圖所示為從第二 A 圖 BB' 之液晶顯示器剖面結構示意圖，其中液晶分子配向均為斜展狀態；

第三 A 圖所示為本發明第一實施例畫素區域之上視圖；

第三 B 圖所示為從第三 A 圖 AA' 之液晶顯示器剖面結構示意圖，其中液晶分子配向均為斜展狀態；

第三 C 圖所示為從第三 A 圖 AA' 之液晶顯示器剖面結構示意圖，其中部分之液晶分子配向已轉換為彎曲狀態；

第四 A 圖所示為本發明第二實施例畫素區域之上視圖；

第四 B 圖所示為從第四 A 圖 AA' 之液晶顯示器剖面結構示意圖，其中液晶分子配向均為斜展狀態；

第四 C 圖所示為從第四 A 圖 AA' 之液晶顯示器剖面結構示意圖，其中部分之液晶分子配向已轉換為彎曲狀態；

第五 A 圖所示為本發明第三實施例畫素區域之上視圖；

第五 B 圖所示為從第五 A 圖 AA' 之液晶顯示器剖面

結構示意圖，其中液晶分子配向均為斜展狀態；

第五 C 圖所示為從第五 A 圖 AA' 之液晶顯示器剖面結構示意圖，其部分之液晶分子配向已轉換為彎曲狀態；

第六 A 圖所示為本發明第四實施例畫素區域之上視圖；

第六 B 圖所示為從第六 A 圖 AA' 之液晶顯示器剖面結構示意圖，其中液晶分子配向均為斜展狀態；

第六 C 圖所示為從第六 A 圖 AA' 之液晶顯示器剖面結構示意圖，其中部分之液晶分子配向已轉換為彎曲狀態；

第七 A 圖所示為畫素電壓從負週期到正週期時所施加電壓波形圖之第一實施例；

第七 B 圖所示為畫素電壓從正週期到負週期時，其所施加電壓波形圖之第一實施例；

第八 A 圖所示為畫素電壓從負週期到正週期時所施加電壓波形圖之第二實施例；

第八 B 圖所示為畫素電壓從正週期到負週期時，其所施加電壓波形圖之第二實施例；

第九 A 圖所示為畫素電壓從負週期到正週期時所施加電壓波形圖之第三實施例；

第九 B 圖所示為畫素電壓從正週期到負週期時，其所施加電壓波形圖之第三實施例；

第十圖所示為將本發明之畫素電極結構應用於一薄膜電晶體矩陣基板上之上視概略圖；

第十一 A 圖所示為一驅動電路概略設計圖其係用以產生驅動電壓波形；

第十一 B 圖所示為一驅動電路詳細設計概略圖其係用以產生驅動電壓波形。

圖號對照說明：

14、16、18 和 19 切換電晶體
80、82、84、86、88、302 和 502 掃瞄線
12、24、26、28 和 29 畫素電極
70、72、74、304 和 504 影像資料線
90、92、94 和 96 共通電極線
30、32、42、44、46 與 48 電晶體
34 與 36 反相器
38 第一圖場訊號
40 第二圖場訊號
100 上玻璃基板
102 下玻璃基板
104 斜展式配向之液晶材料
106 與 108 極化版
110 彎曲式配向之液晶材料
306 切換電晶體
306a 閘極

306b 與 306c 源極/汲極
308 畫素電極
310 共通電極線
320 上透明基板
322 下透明基板
324 導電電極
326、328 與 330 液晶分子
202、402、212、412、602 與 612 掃描訊號
204、208、404、408、604 與 608 電壓訊號
206、210、406、410、606 與 610 畫素電位
506 切換電晶體
506a 矽島
506b 與 506c 源極/汲極
508 畫素電極
508a 與 508b 畫素電極部分
510 共通電極線
512 金屬電極
514 下基板
516 上基板
518 液晶層
518a、718a、818a 和 918a 液晶分子
520 導電電極
524 與 526 畫素電極與金屬電極重疊區域

530、532、730、732、830 和 832 絕緣層

702 掃瞄線

704 影像資料線

706 切換電晶體

706a 矽島

706b 與 706c 源極/汲極

708 畫素電極

710 共通電極線

712 金屬電極

714 下基板

716 上基板

718 液晶層

720 導電電極

802 掃瞄線

804 影像資料線

806 切換電晶體

806a 矽島

806b 與 806c 源極/汲極

808 畫素電極

810 共通電極線

812 金屬電極

814 下基板

816 上基板

818 液晶層
820 導電電極
902 掃瞄線
904 影像資料線
906 切換電晶體
906a 矽島
906b 與 906c 源極/汲極
908 畫素電極
910 共通電極線
912 金屬電極
914 下基板
916 上基板
918 液晶層
920 導電電極

申請專利範圍

1.一種液晶顯示器畫素結構，該畫素結構係建立在一液晶顯示器之下基板上，而該液晶顯示器之上基板至少包括一導電電極，一配向成斜展狀態之液晶分子層位於該液晶顯示器上下基板間，該液晶顯示器畫素結構至少包含：

複數條掃瞄線，排列於該下基板上，並以互相平行方式排列在橫列方向上；

複數條共通電極線，以互相平行方式排列在橫列方向上，並與該些條掃瞄線交錯排列於該下基板上；

複數條金屬線，位在該下基板上並從每一該些共通電極線延展出來；

一第一絕緣層位於該些條掃瞄線、該些條共通電極線和該些條金屬線上；

複數條影像資料線，位在該第一絕緣層上，以互相平行方式排列於直行方向，並與該些條掃瞄線和該些條共通電極互相交叉，其中任意相鄰之該些條掃瞄線與任意相鄰之該些條影像資料線交叉圍出一畫素區域，且每一該些畫素區域中包括該些共通電極線之一與至少一從該共通電極線延展出之該些金屬線之一；

一第二絕緣層位於該些條影像資料線上；

複數個畫素電極，位於該第二絕緣層上，且分別位於每一該些畫素區域中，且在該第二絕緣層上之該些畫素區域內之該金屬線與該共通電極線相對應之位置上不具有畫素電極；以及

複數個切換電晶體，分別位於該些條影像資料線和該些條掃瞄線之交叉橫跨點，其中該些切換電晶體閘極連接該些條掃瞄線，而該些條影像資料線係藉由該些個切換電晶體與該些畫素電極相接。

2.如申請專利範圍第 1 項之液晶顯示器畫素結構，其中上述之畫素電極用氧化銦錫（ITO）或 IZO 薄膜所形成。

3.如申請專利範圍第 1 項之液晶顯示器畫素結構，其中該些條金屬線會與該相對應之畫素電極部分重疊形成電容結構。

4.如申請專利範圍第 1 項之液晶顯示器畫素結構，其中上述位於該每個畫素區域中之該金屬線位置，係位於該畫素區域之周圍。

5.如申請專利範圍第 1 項之液晶顯示器畫素結構，其中上述位於該每個畫素區域中之該金屬線位置，係位於該畫素區域之中。

6.一種液晶顯示器驅動方法，該液晶顯示器包括上下兩基板，一配向成斜展狀態之液晶分子層形成於該上下基板間，其中該上基板至少包括一導電電極，而該下基板內表面，至少包括複數條掃描線和矩陣狀配置之複數個畫素區域，而於每一畫素區域中，至少包括一切換電晶體，一與該切換電晶體相接之畫素電極，和彼此互相連接之共通電極和金屬電極，其中該畫素電極與該共通電極和該金屬電極並不相接，該驅動方法至少包括：

施加一電壓於該共通電極上，將位於該金屬線與該共通電極線以及該導電電極間之液晶分子從斜展狀態轉換成彎曲狀態；

控制該切換電晶體導通；以及

施加一電壓經由該切換電晶體至該畫素電極上，使得位於該畫素區域中仍為斜展狀態之液晶分子轉換成彎曲狀態。

7.如申請專利範圍第6項之液晶顯示器驅動方法，其中上述之該複數條掃描線係用以傳送掃描信號。

8.如申請專利範圍第7項之液晶顯示器驅動方法，其中該切換電晶體之閘極係連接於相對應之掃描線，此相對應之掃描線係用以控制該切換電晶體。

9.如申請專利範圍第 7 項之液晶顯示器驅動方法，其中上述之掃瞄信號係用來控制該薄膜電晶體之開啟/關閉。

10.如申請專利範圍第 7 項之液晶顯示器驅動方法，其中當該切換電晶體被該掃瞄信號開啟時會將畫素電極連接於相對應影像資料線。

11.如申請專利範圍第 6 項之液晶顯示器驅動方法，其中上述之該複數條影像資料線係用以傳送影像資料。

12.一種液晶顯示器驅動方法，該液晶顯示器包括上下兩基板，一配向成斜展狀態之液晶分子層形成於該上下基板間，其中該上基板至少包括一導電電極，而該下基板內表面，至少包括複數條掃瞄線和矩陣狀配置之複數個畫素區域，而於每一畫素區域中，至少包括一薄膜電晶體，一與該薄膜電晶體相接之畫素電極，和彼此互相連接之共通電極和金屬電極，其中該畫素電極與該共通電極和該金屬電極並不相接，該驅動方法至少包括：

控制該薄膜電晶體導通；

施加一電壓經由該薄膜電晶體至該畫素電極上；以及

施加一電壓於該共通電極上，將位於該金屬線與該

共通電極線與該導電電極間之液晶分子從斜展狀態轉換成彎曲狀態，同時使得位於該畫素區域中仍為斜展狀態之液晶分子轉換成彎曲狀態。

13.如申請專利範圍第 12 項之液晶顯示器驅動方法，其中上述之該複數條掃瞄線係用以傳送掃瞄信號。

14.如申請專利範圍第 13 項之液晶顯示器驅動方法，其中該切換電晶體之閘極係連接於相對應之掃瞄線，此相對應之掃瞄線係用以控制該切換電晶體。

15.如申請專利範圍第 13 項之液晶顯示器驅動方法，其中上述之掃瞄信號係用來控制該薄膜電晶體之開啟/關閉。

16.如申請專利範圍第 13 項之液晶顯示器驅動方法，其中當該切換電晶體因掃瞄信號而開啟時會將畫素電極連接於相對應影像資料線。

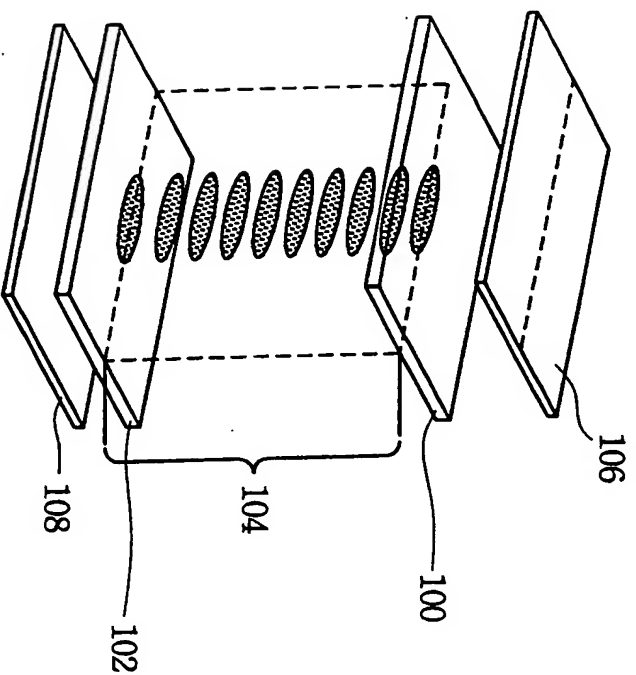
17.如申請專利範圍第 12 項之液晶顯示器驅動方法，其中上述之該複數條影像資料線係用以傳送影像資料。

18.一種液晶顯示器驅動電路，其係用以驅動一液晶

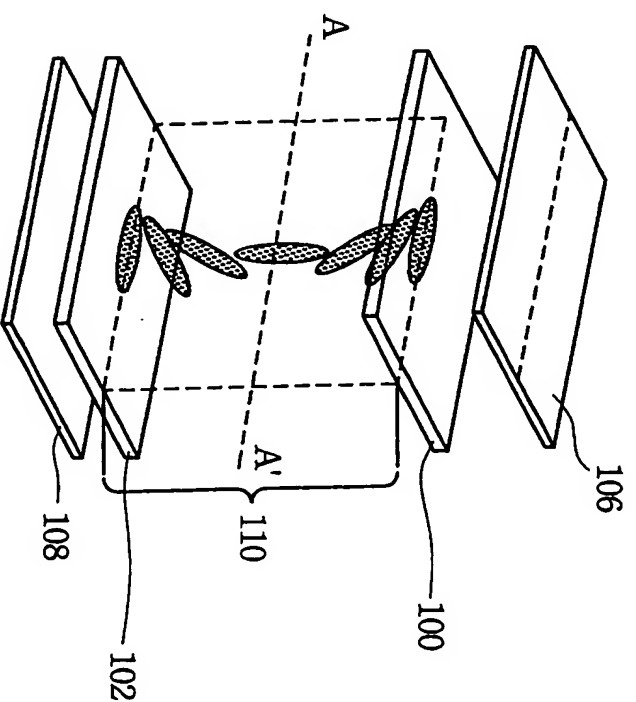
顯示器，其中該液晶顯示器包括上下兩基板，一配向成斜展狀態之液晶分子形成於該上下基板間，其中該上基板至少包括一導電電極，而該下基板，至少包括 N 條（分別為第一至第 N 條）掃瞄線和 N 條（分別為第一至第 N 條）共通電極線，其中該 N 條掃瞄線與該 N 條共通電極線係以交錯方式排列於橫列方向，該驅動電路至少包括：

N 個電晶體，分別為第一至第 N 電晶體，該 N 個電晶體之源極/汲極端係分別用以接收一掃瞄信號，而該 N 個電晶體之閘極係與該 N 條掃瞄線順序相接；以及

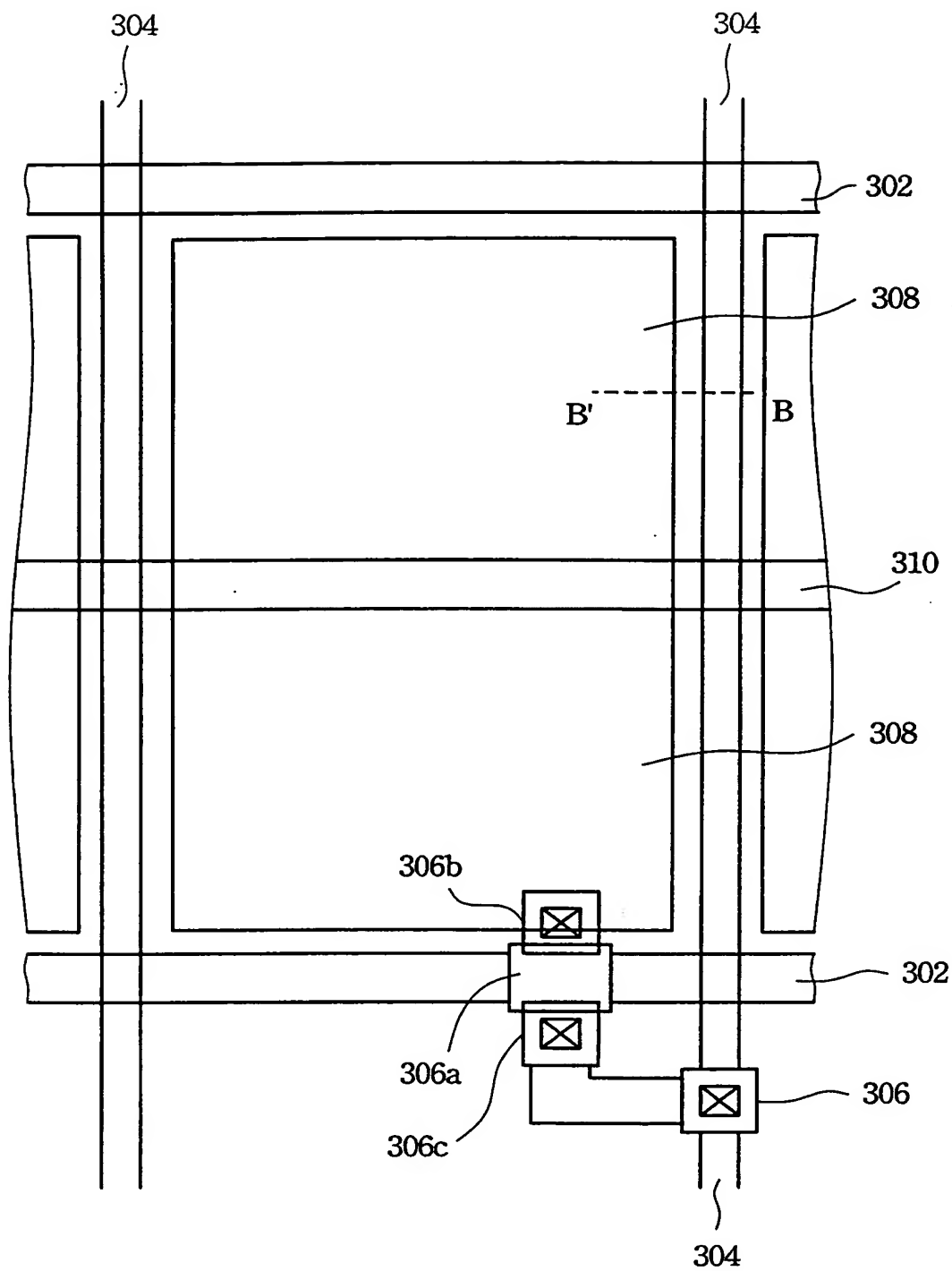
N 個反相器，分別為第一至第 N 反相器，與該 N 個電晶體以交錯之方式進行串接，而該第 K 個反相器之輸出端係與該第 K 條共通電極線相接，並連接到第 $(K+1)$ 個電晶體之源極/汲極，其中 $K=1,2,\dots,N$ 。



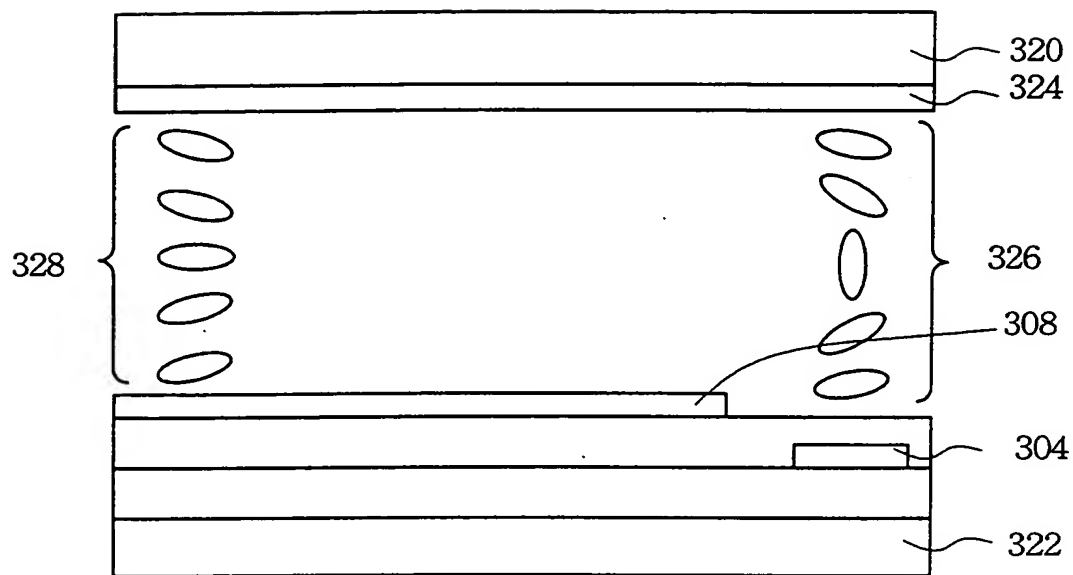
第一A圖



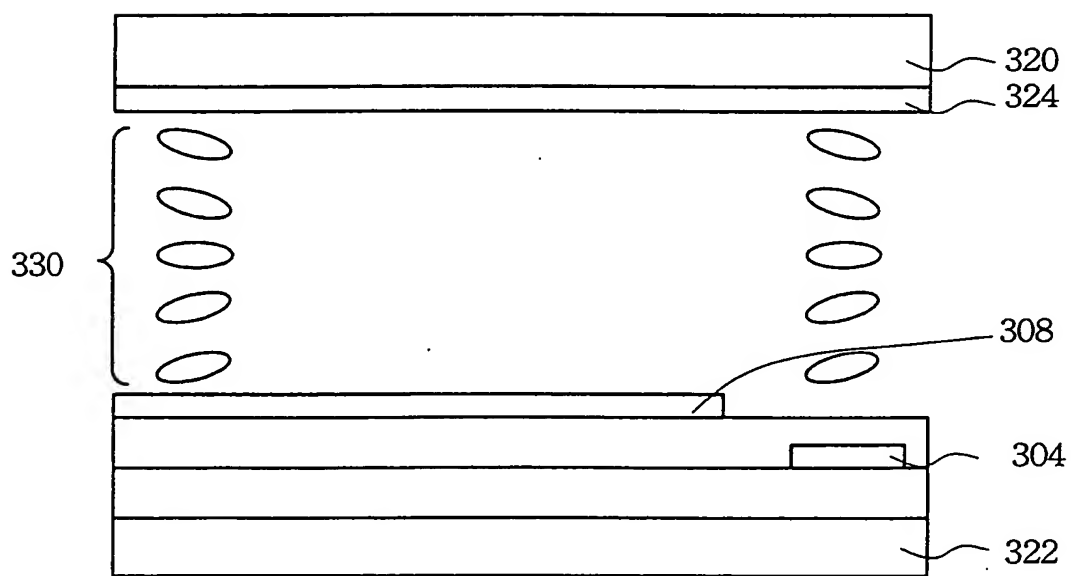
第一B圖



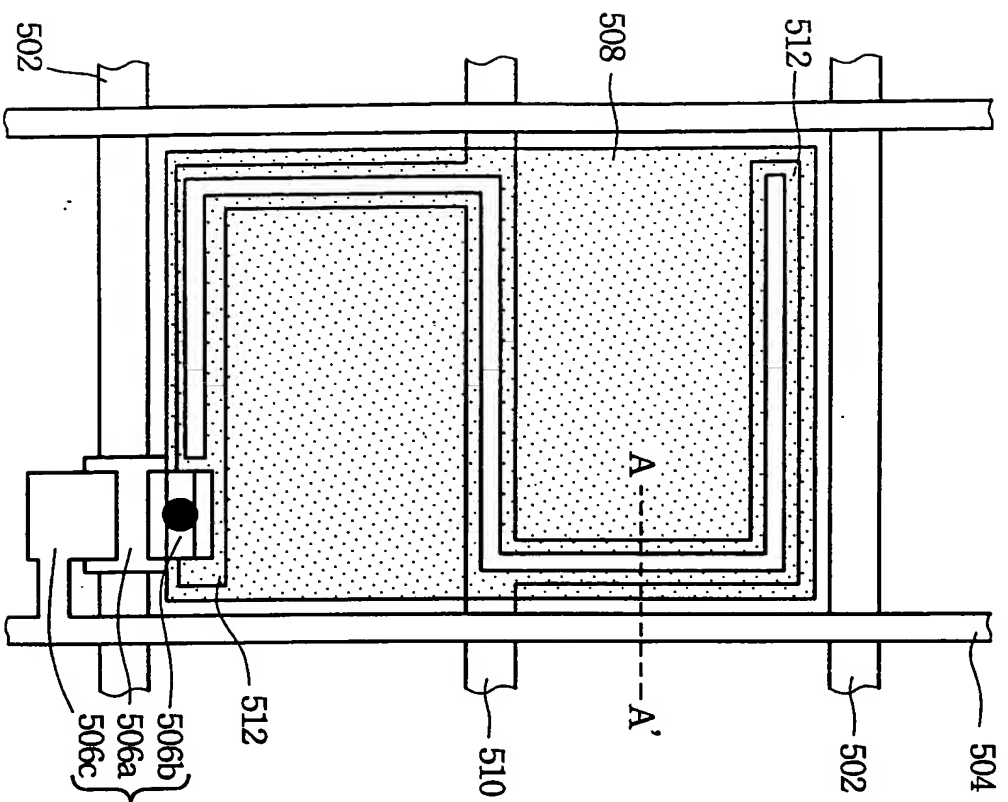
第二A圖



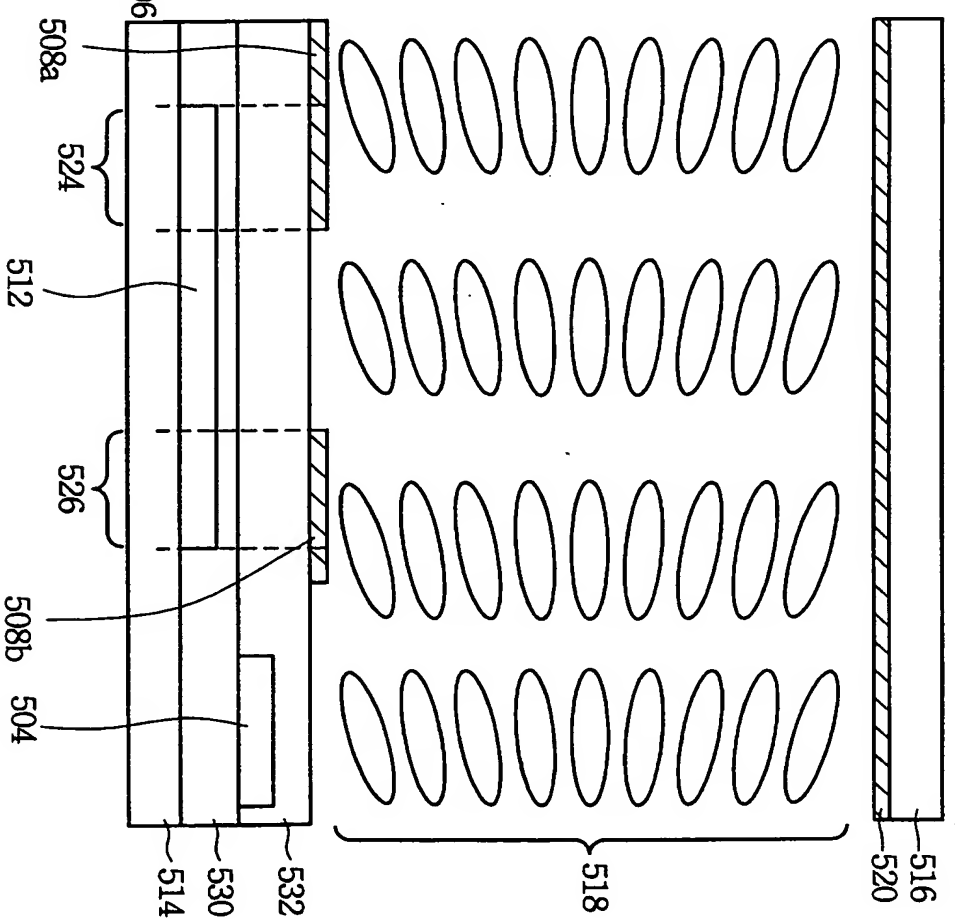
第二B圖



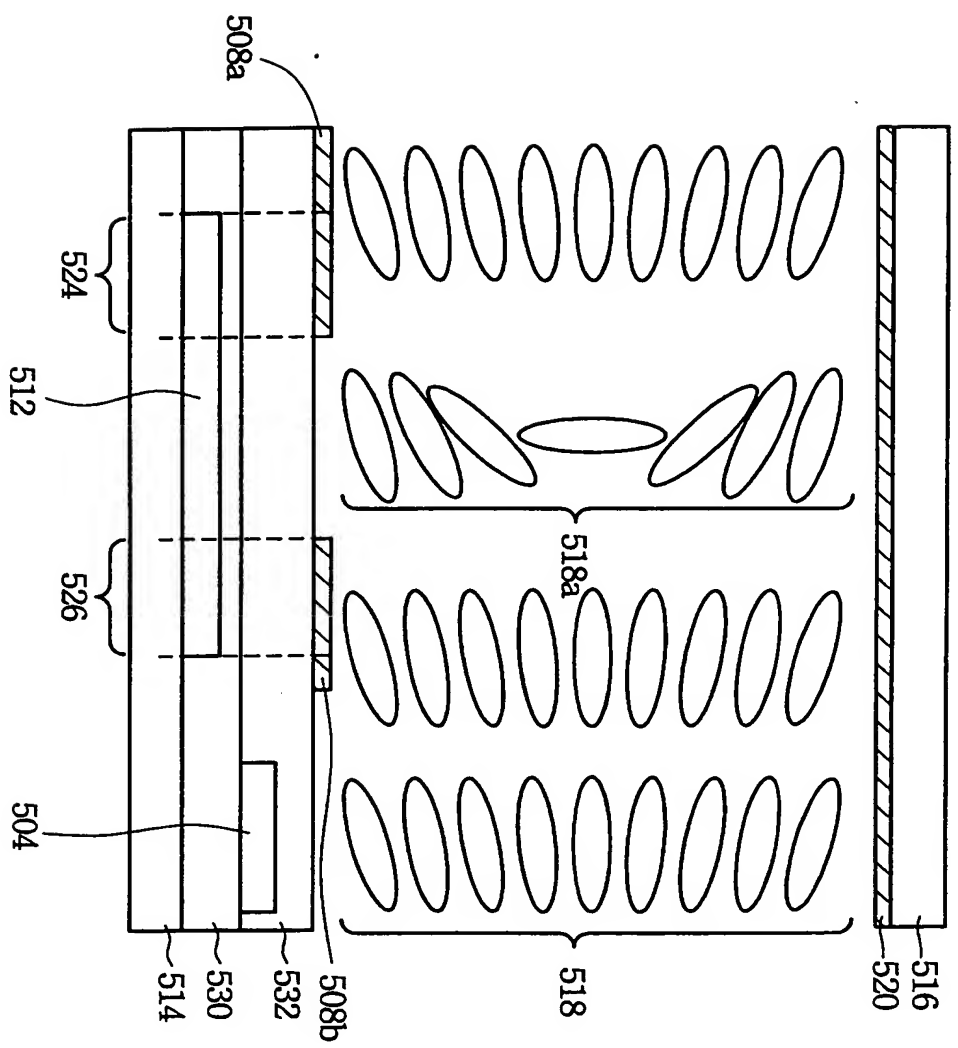
第二C圖



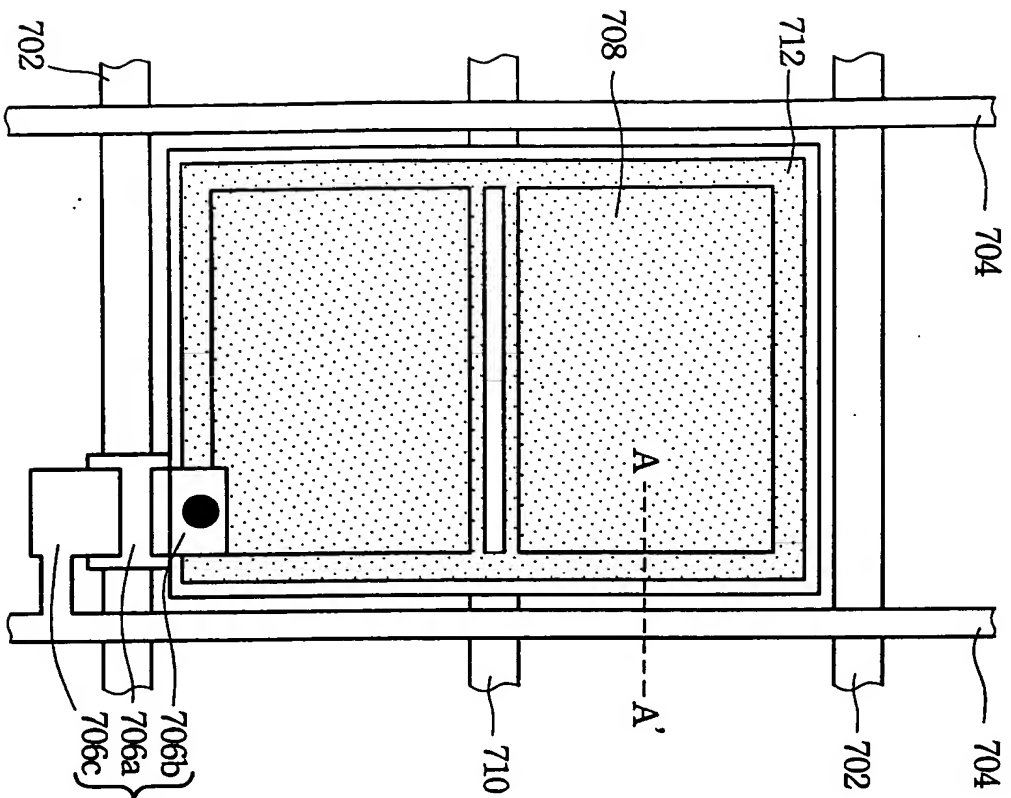
第三A圖



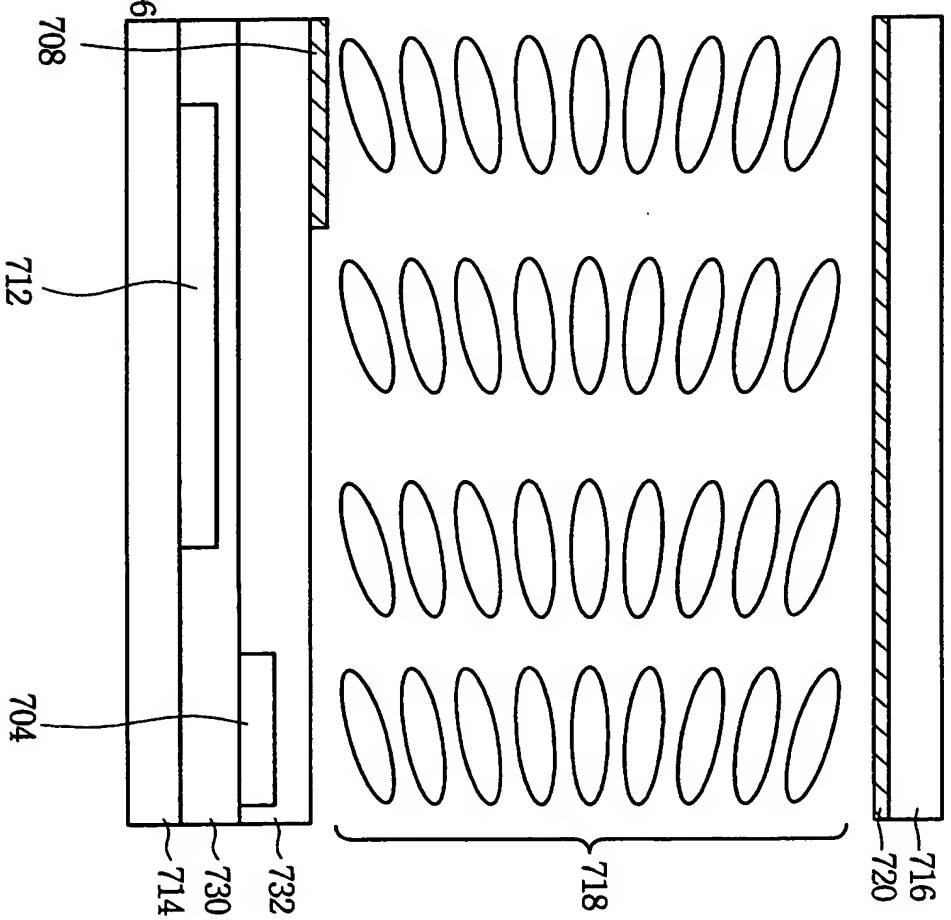
第三B圖



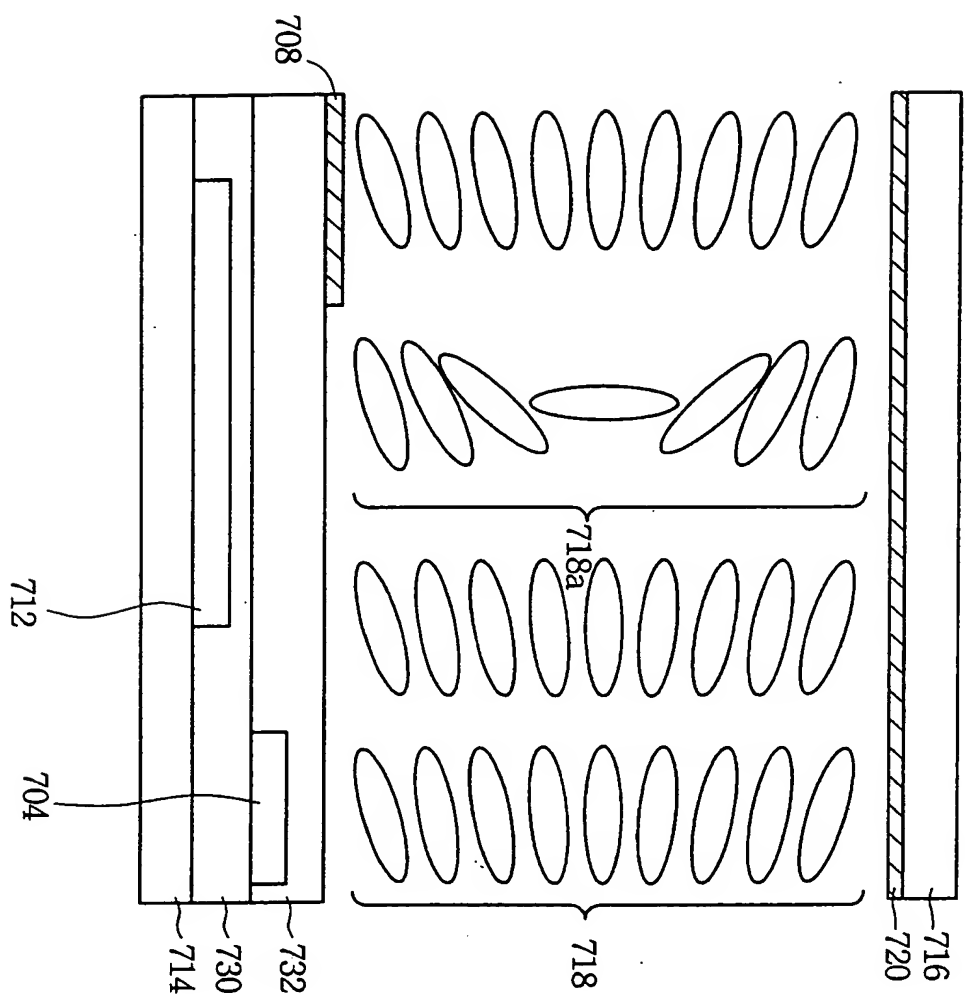
第三C圖



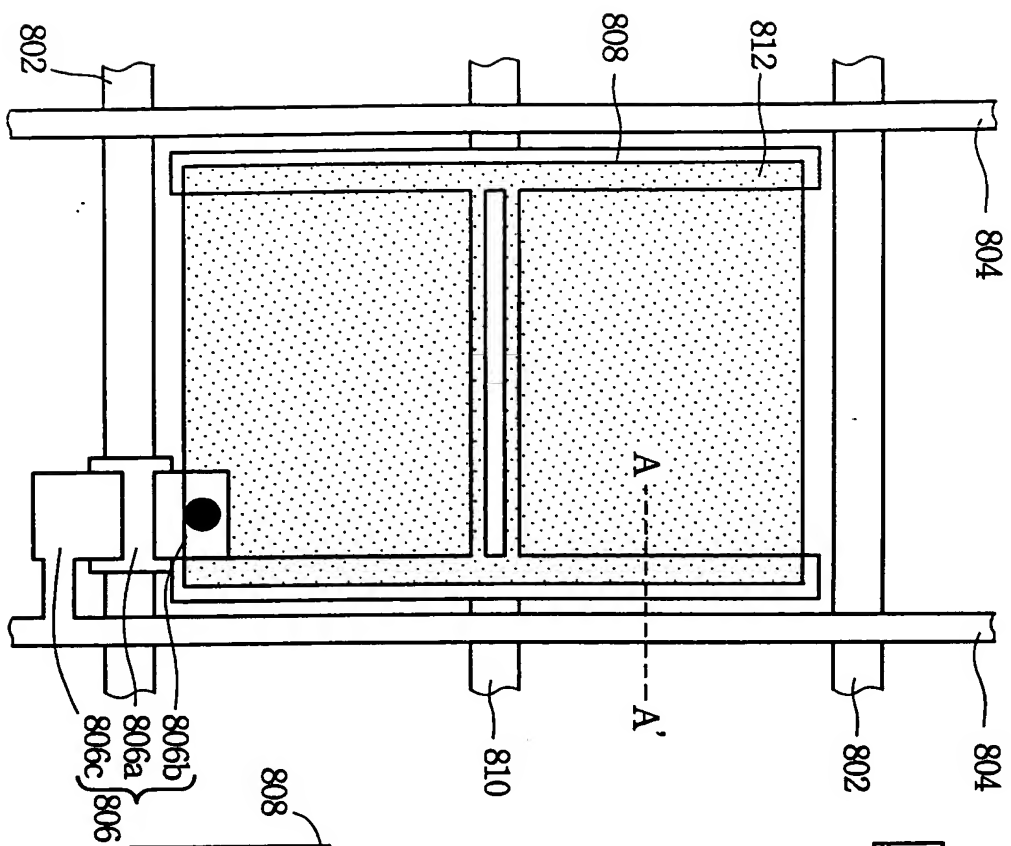
第四A圖



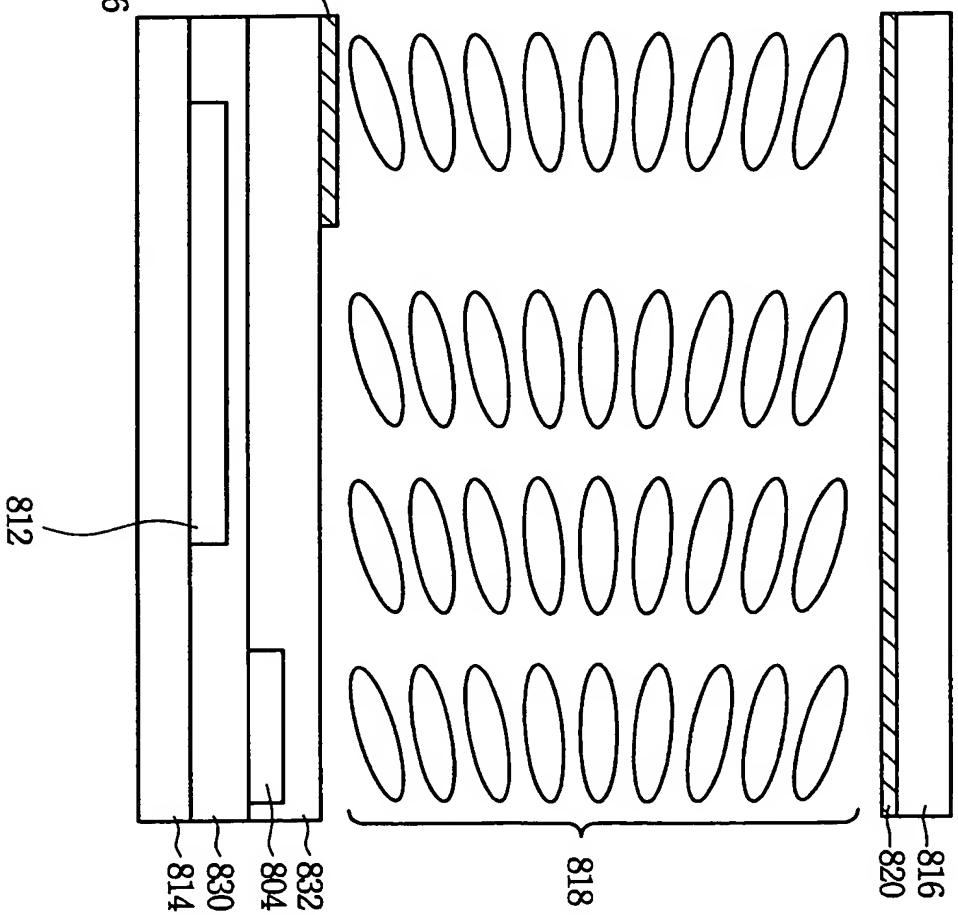
第四B圖



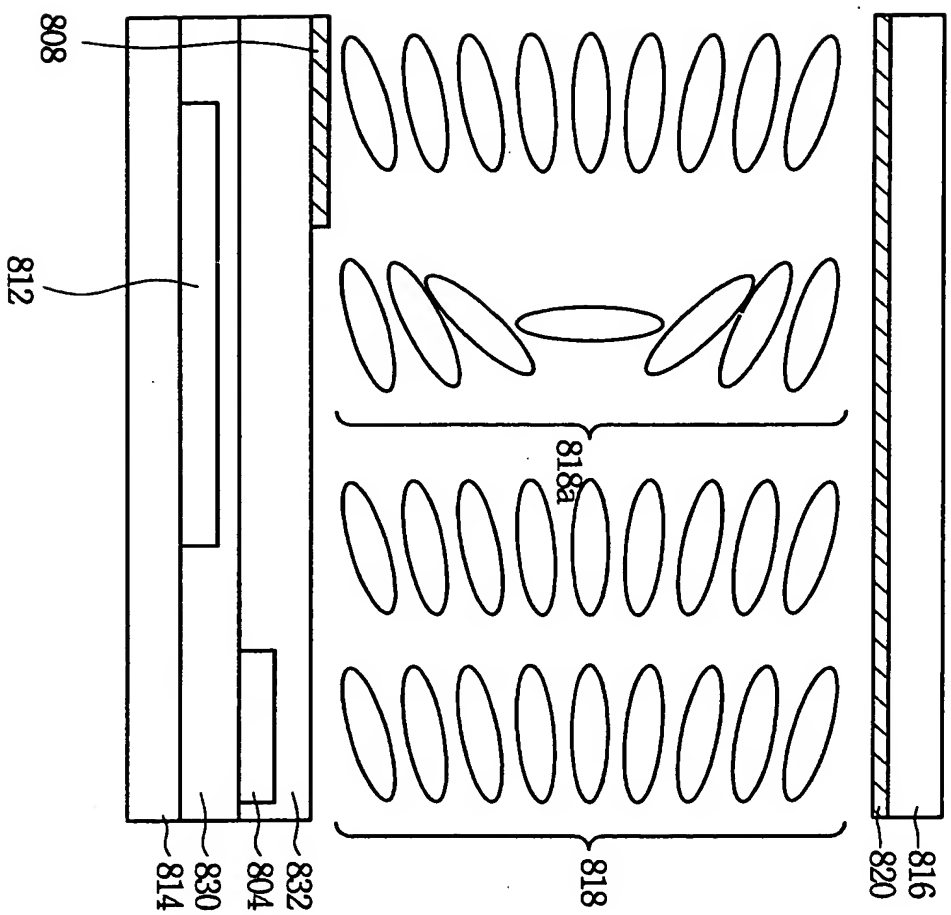
第四C圖



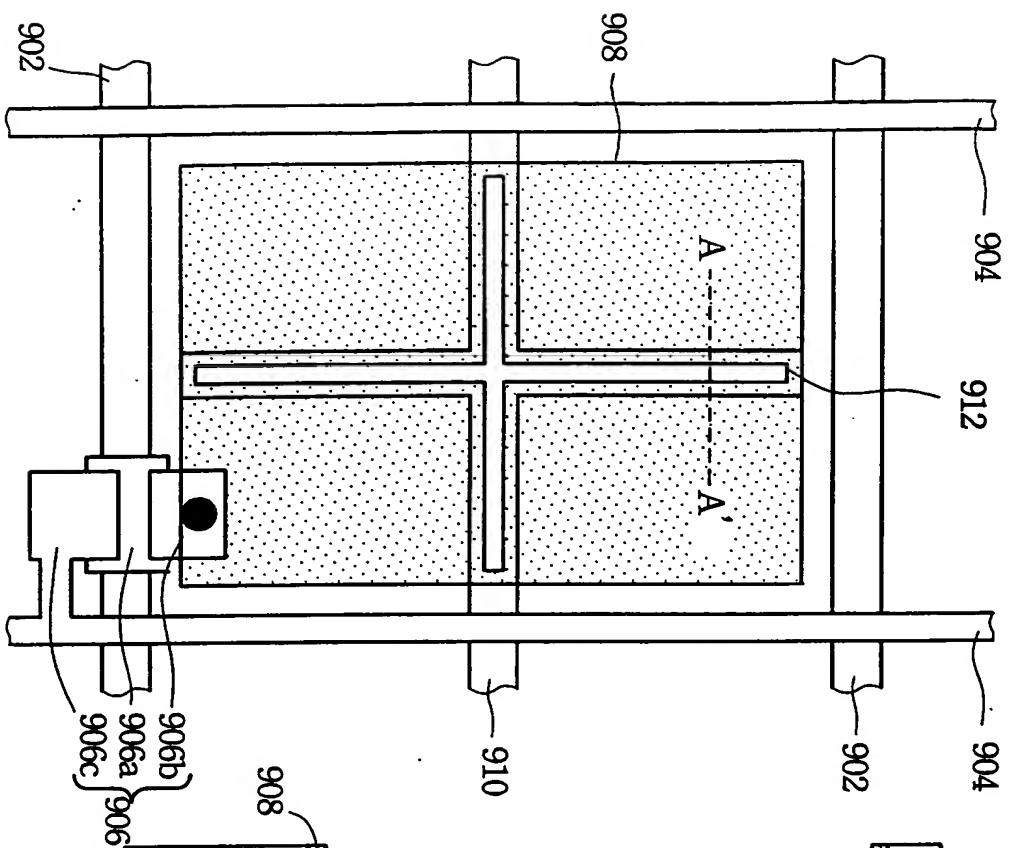
第五A圖



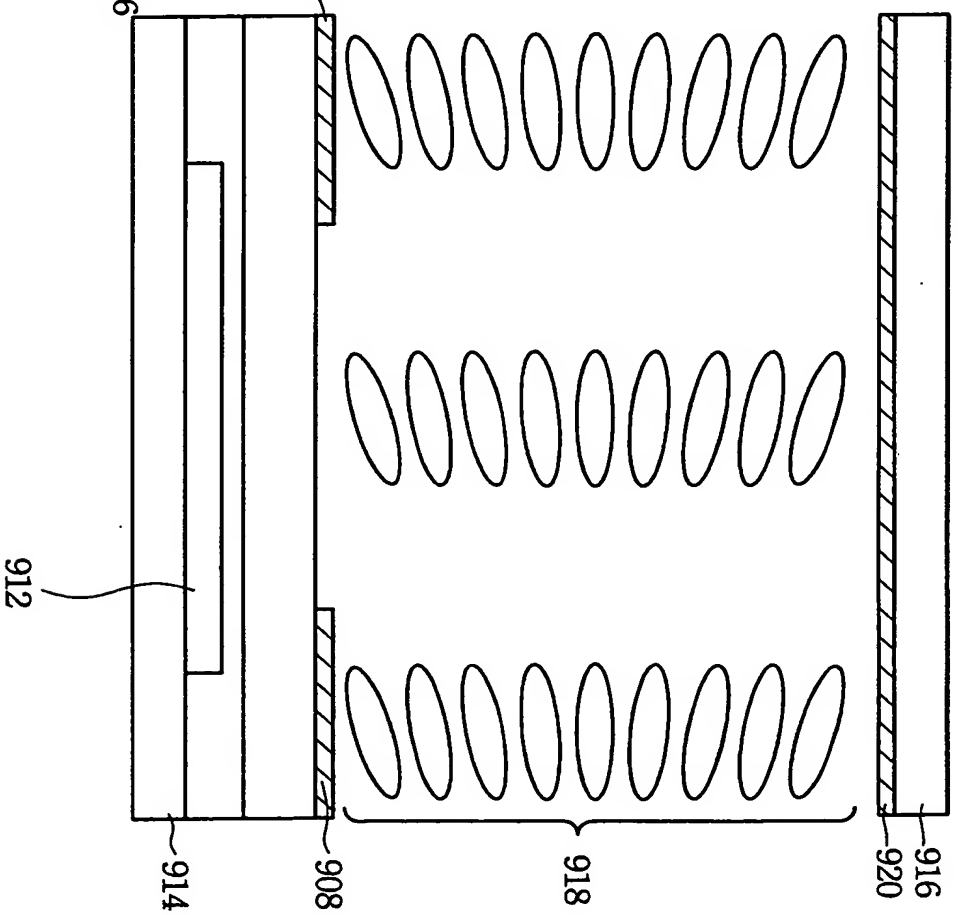
第五B圖



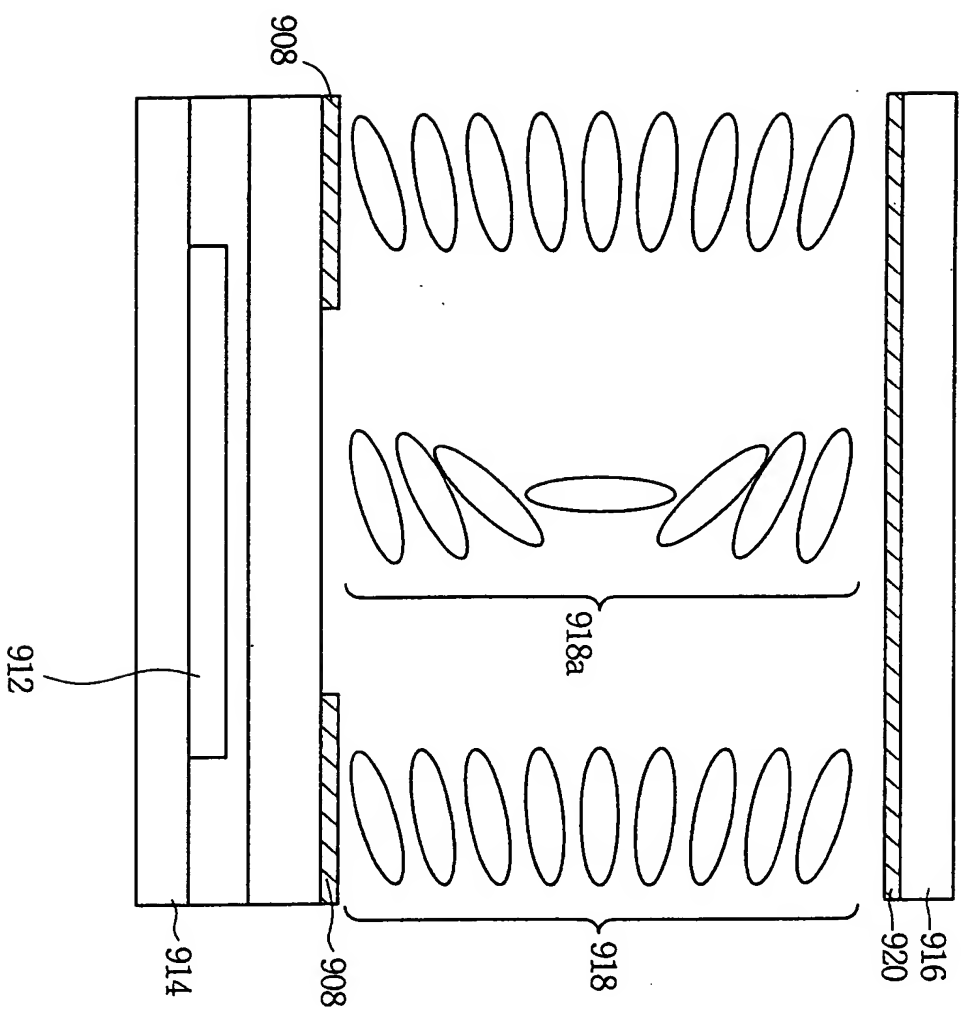
第五C圖



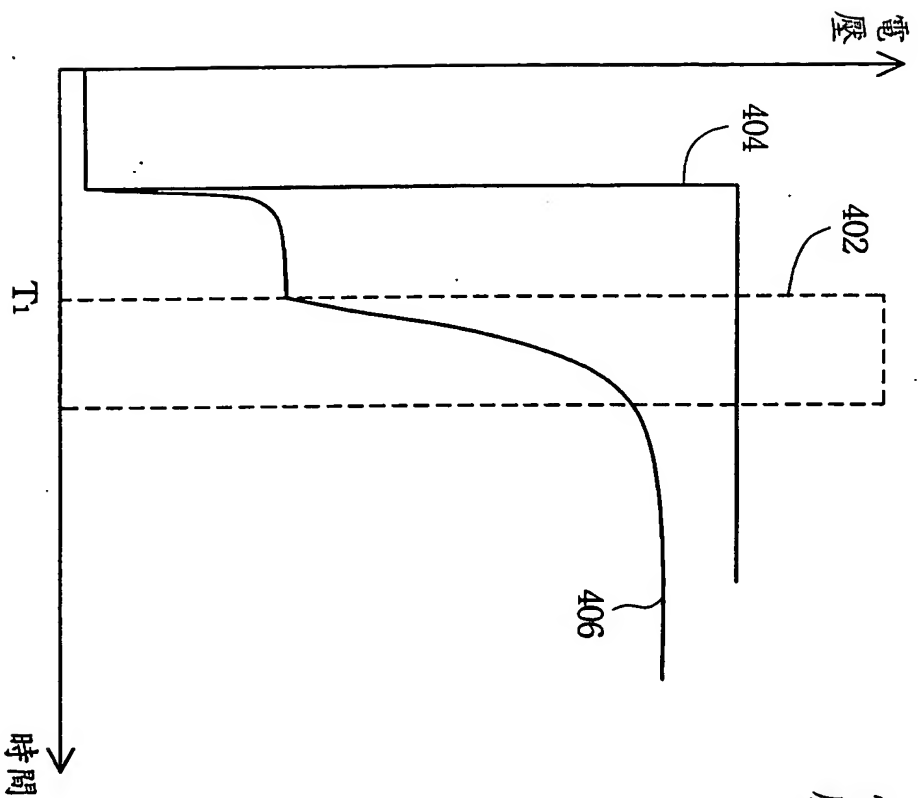
第六A圖



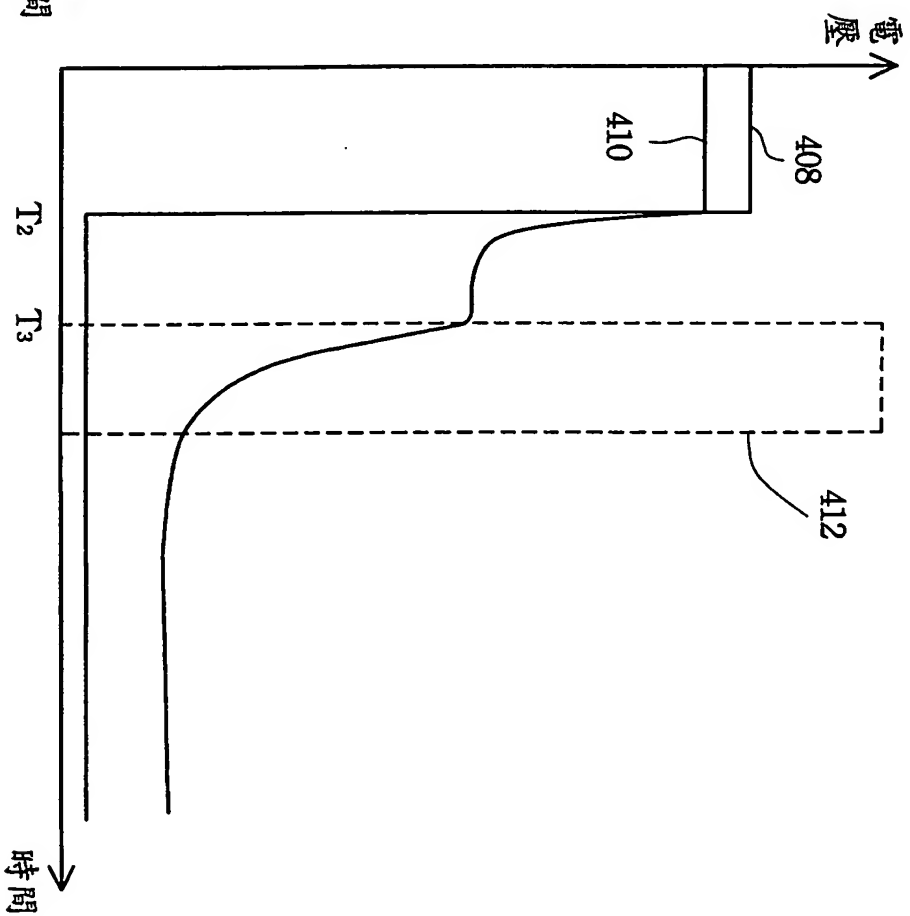
第六B圖



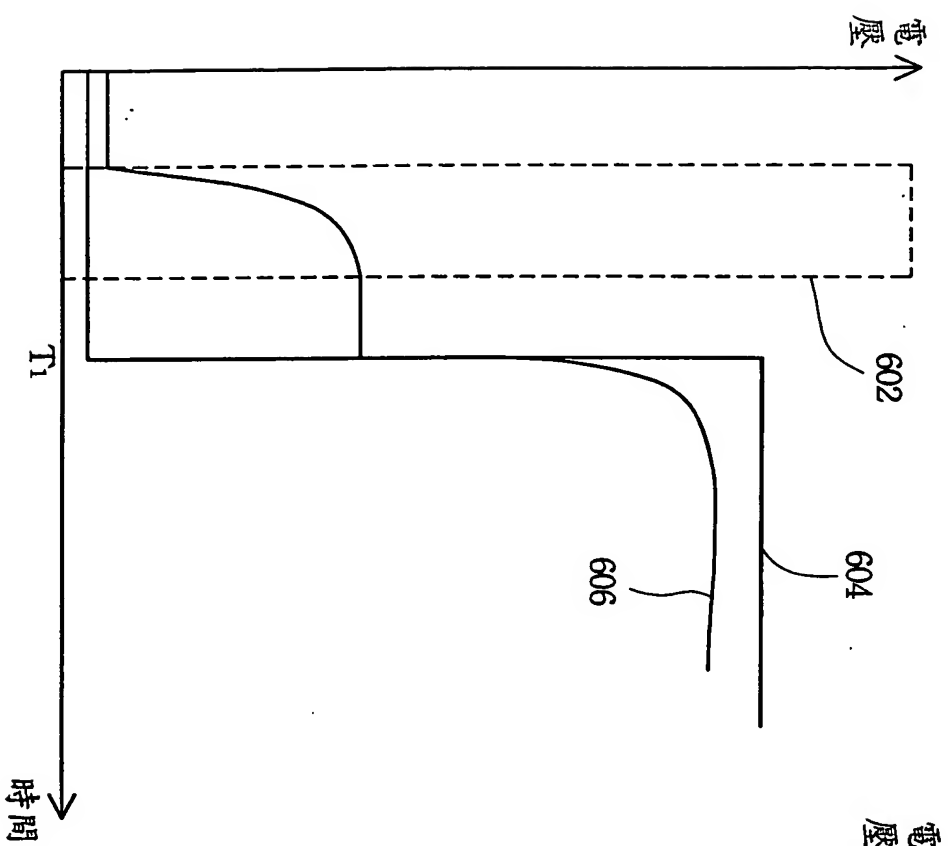
第六C圖



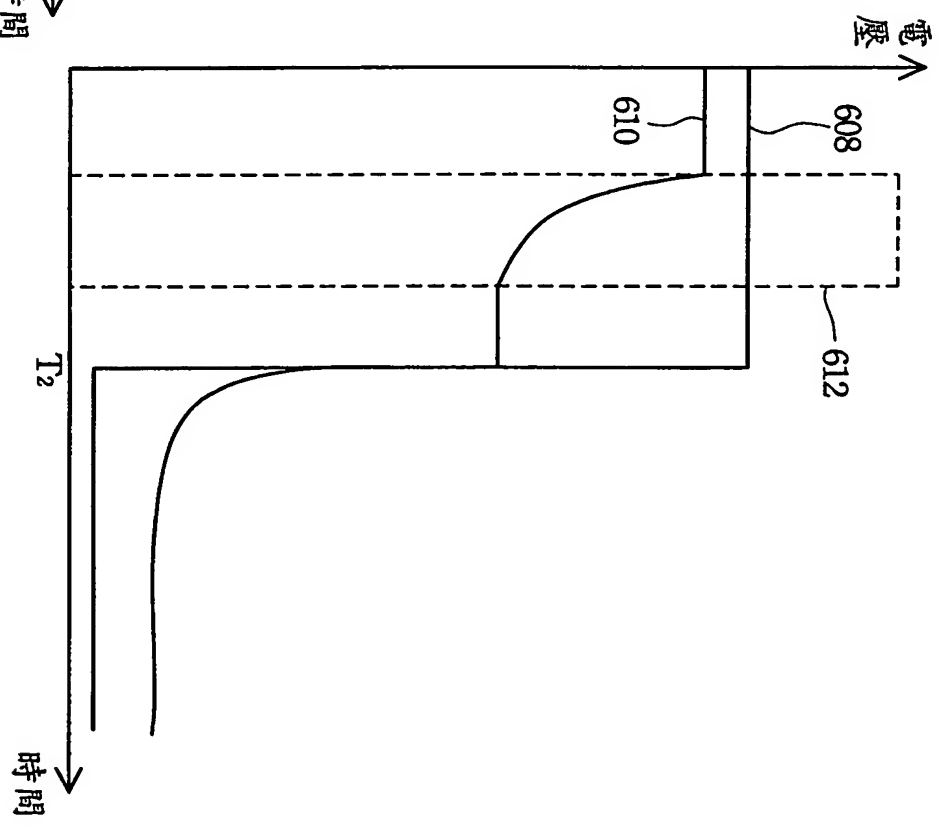
第七A圖



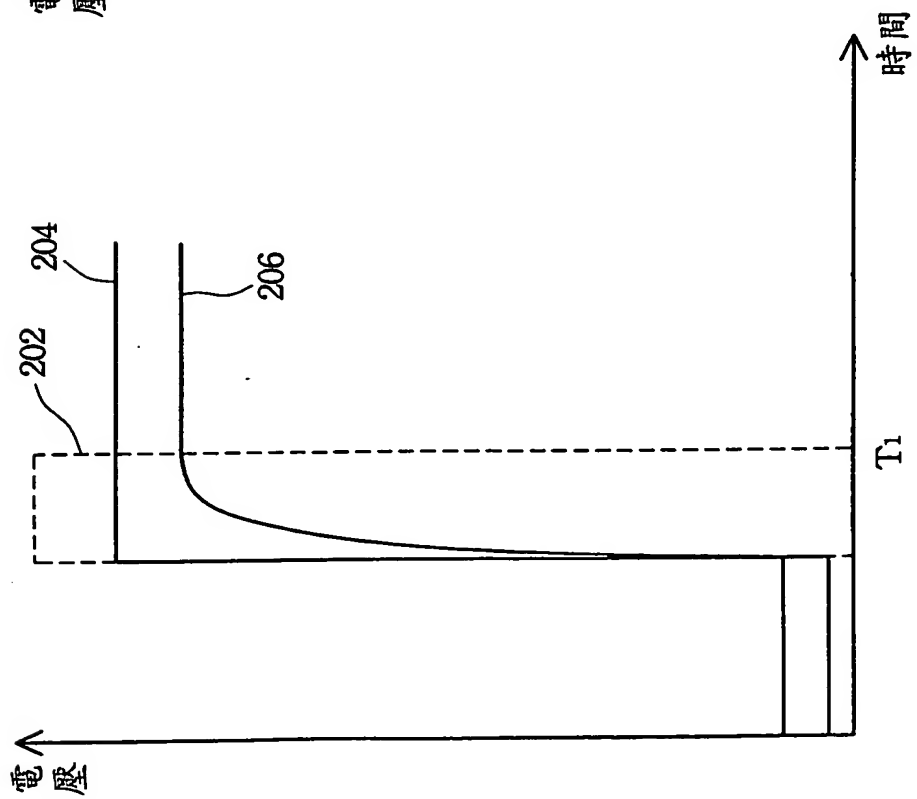
第七B圖



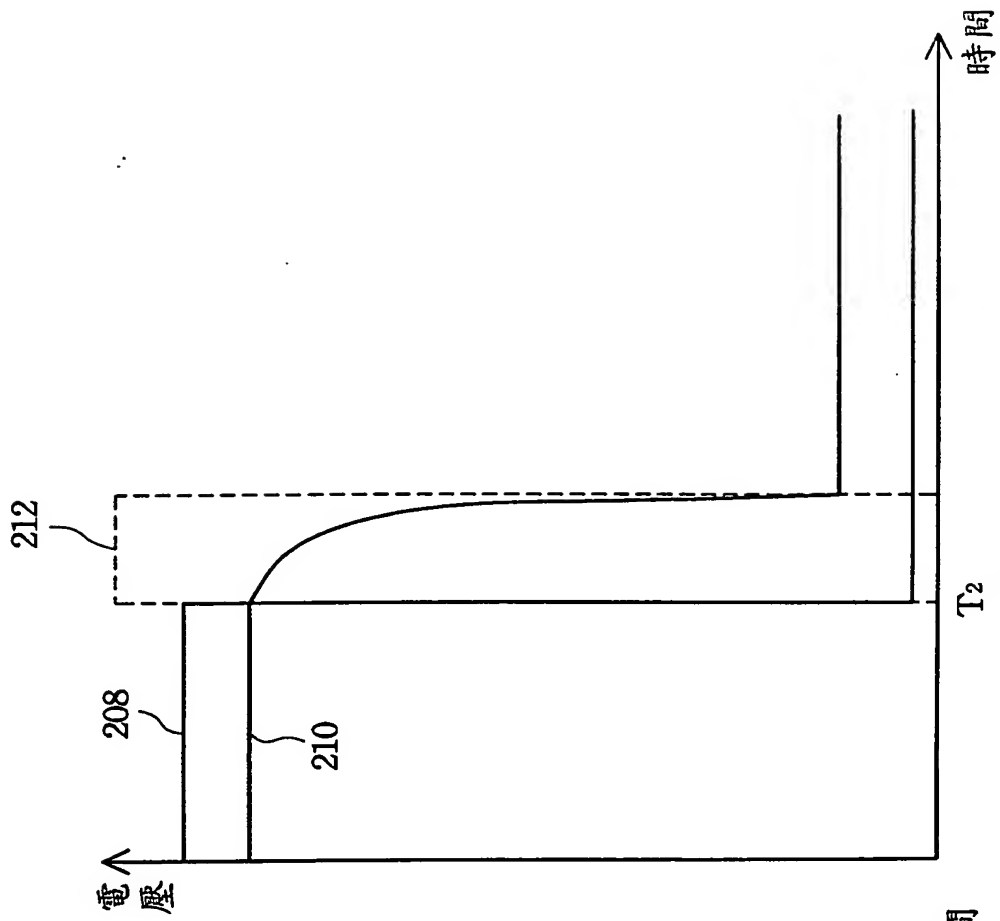
第八A圖



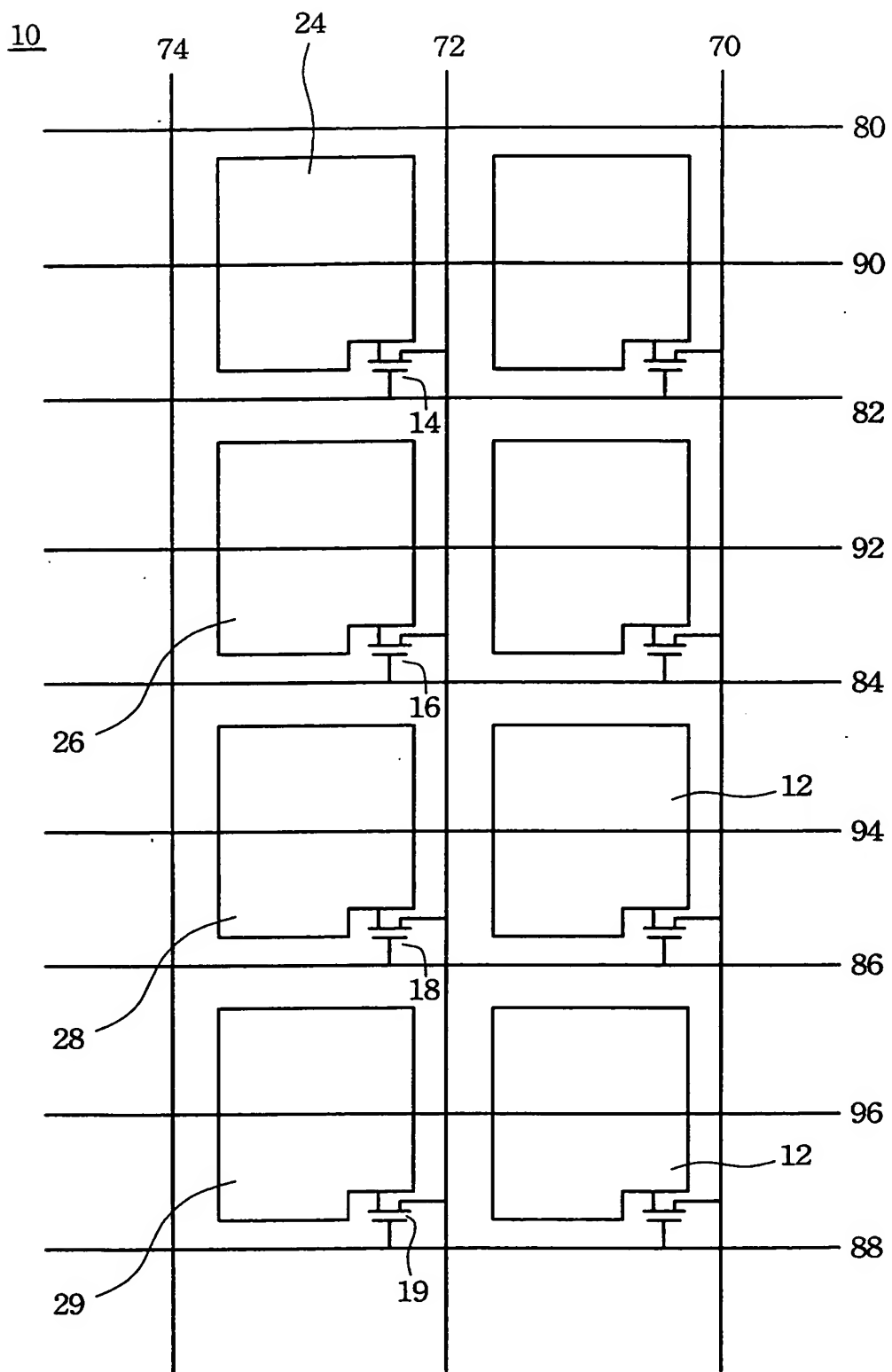
第八B圖



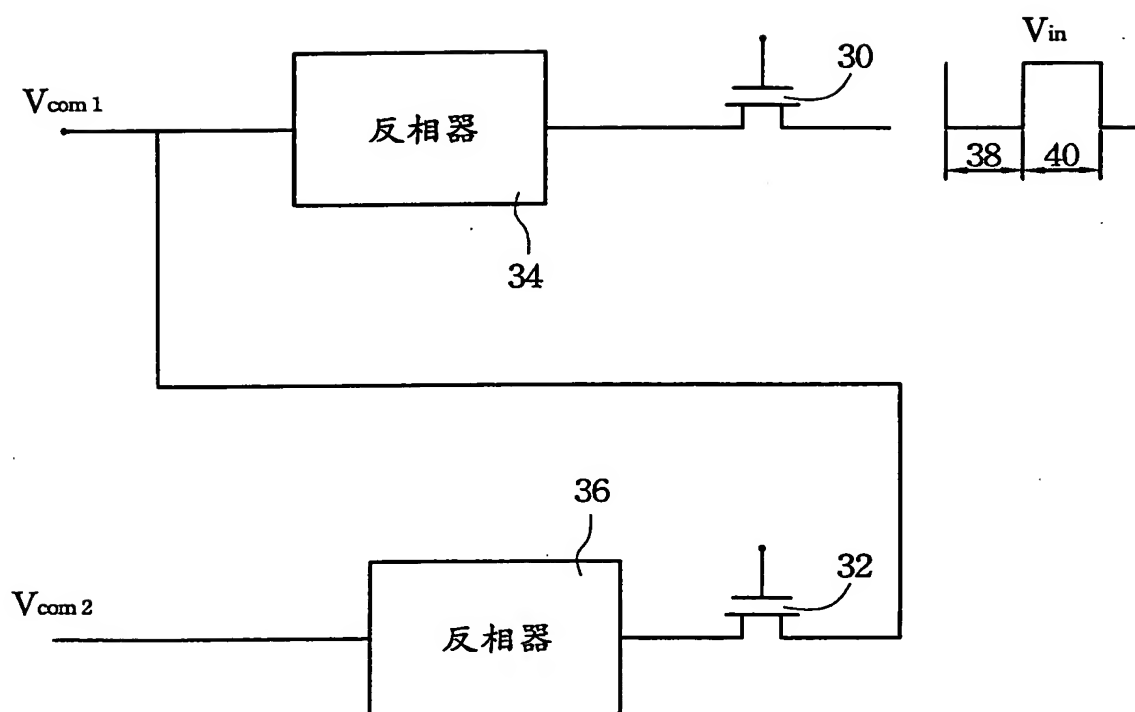
第九A圖



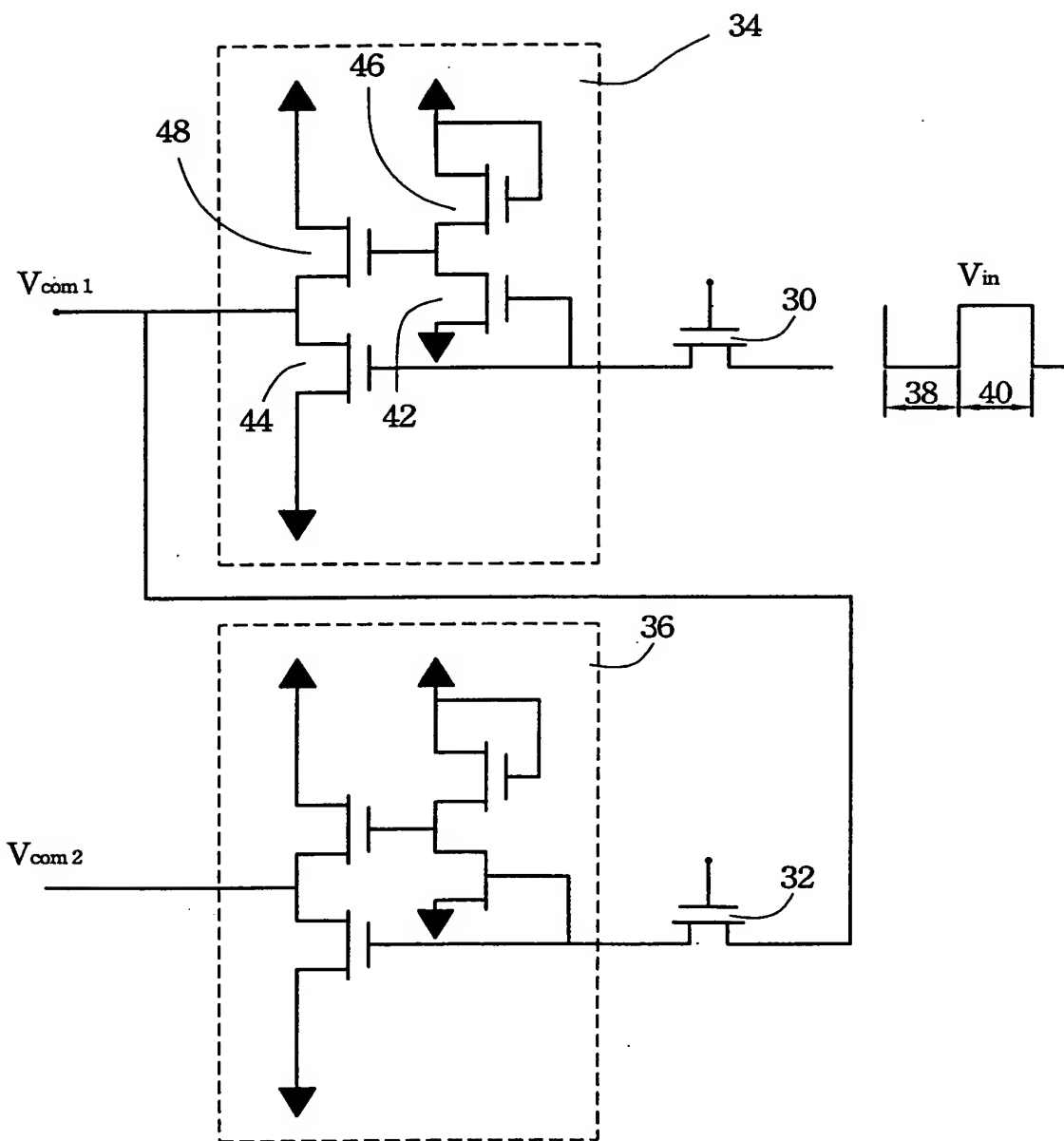
第九B圖



第十圖



第十一A圖



第十一B圖